



UNIVERSIDAD PANAMERICANA

Campus Guadalajara

Escuela de Ingeniería Electromecánica

PROYECTO DE TITULACIÓN

RELOJ PENDULO INVERTIDO

ERNESTO ARTURO MÁRQUEZ WALDTRIAUSEN

28 de Marzo de 2003.

Zapopan, Jalisco, México



61086



UNIVERSIDAD PANAMERICANA

Campus Guadalajara

Escuela de Ingeniería Electromecánica

PROYECTO DE TITULACIÓN

RELOJ PENDULO INVERTIDO

ERNESTO ARTURO MÁRQUEZ WALDTHAUSEN

28 de Marzo de 2003.

Zapopan, Jalisco, México



UNIVERSIDAD PANAMERICANA
CAMPUS GUADALAJARA
BIBLIOTECA

Contenido

INTRODUCCIÓN	1
I. SISTEMA MECÁNICO	3
SÍNTESIS CINEMÁTICA.....	3
<i>Síntesis de tipo de mecanismo</i>	3
<i>Síntesis de número</i>	4
<i>Síntesis dimensional</i>	4
DINÁMICA DEL MECANISMO	6
<i>Análisis cinemático</i>	6
Posición.....	7
Velocidad angular.....	8
Aceleración angular.....	8
<i>Análisis dinámico</i>	9
BALANCEO DEL ESLABONAMIENTO	11
DISEÑO DEL VOLANTE DE INERCIA	12
ENSAMBLE FINAL.....	15
II. SISTEMA MÍNIMO DEL MICROCONTROLADOR	16
MICROCONTROLADOR	17
LATCH.....	21
MEMORIA ROM EXTERNA.....	21
III. INTERFASE DE POTENCIA ELÉCTRICA.....	23
LED'S DEL PÉNDULO	23
SENSOR ÓPTICO.....	24
BOTONES DE OPERACIÓN DEL RELOJ	24
FUENTES DE VOLTAJE	25
IV. SISTEMA CONTROLADO.....	26
V. INTERFASE CON EL USUARIO.....	29
VI. PROGRAMACIÓN DEL SISTEMA MICROCONTROLADO.....	30
DECLARACIONES.....	31
SUBROUTINA DE INICIALIZACIÓN.....	31
VECTORES DE INTERRUPCIÓN Y SUBROUTINAS DE INTERRUPCIÓN.....	31
<i>Subrutina de la interrupción externa 0</i>	32
<i>Subrutina de la interrupción del timer 0</i>	33
<i>Subrutina de la interrupción externa 1</i>	33
<i>Subrutina de la interrupción del timer 1</i>	33
RUTINA PRINCIPAL.....	33
FUNCIONES DEFINIDAS POR EL USUARIO	34
TABLAS DE DATOS	34
<i>Tabla de números</i>	34
<i>Tabla de tiempos</i>	36
CONCLUSIONES.....	37
ANEXO A: RESULTADOS OBTENIDOS DE LOS CÁLCULOS MECÁNICOS.....	39
ANEXO B: ECUACIONES EMPLEADAS EN LOS CÁLCULOS MECÁNICOS	40
ANEXO C: DISEÑO FINAL DE LOS ESLABONES.....	46
ANEXO D: ESPECIFICACIONES DE LOS COMPONENTES ELÉCTRICOS Y ELECTRÓNICOS	50

Introducción

La presente obra pretende mostrar todo el proceso seguido en el diseño, construcción y programación del proyecto denominado “reloj péndulo invertido”. La característica distintiva de este reloj es la manera en que despliega la hora, ya que únicamente mediante la coordinación de 7 diodos emisores de luz¹, los cuales describen un movimiento pendular, se logra la impresión de un letrero flotante.

El reloj cuenta con un elemento, denominado péndulo invertido², el cual tiene acoplada en su extremo superior la hilera de 7 *LED*'s. Un mecanismo de cuatro barras se encarga de mover dicho péndulo.

Mediante dicho mecanismo, impulsado por un motor eléctrico, es posible reproducir repetitiva y controladamente el movimiento oscilatorio del péndulo; así, y contando con un punto de referencia, puede determinarse la posición exacta del péndulo a lo largo de toda su trayectoria.

Finalmente, un microcontrolador se encarga de programar el encendido y apagado correspondiente de cada uno de los *LED*'s, de acuerdo al valor de la hora y a la posición del péndulo. Así, si la velocidad del péndulo es lo suficientemente alta, se logra el despliegue de un letrero flotante.

Cabe mencionar que dicha señal de reloj es generada internamente por el mismo microcontrolador. Además, el reloj solamente es capaz de presentar la hora en formato de 24 horas (HH MM SS), con la posibilidad de programar manualmente dicha hora

La finalidad del proyecto es meramente didáctica, pudiéndose distinguir dos grandes disciplinas: electrónica y mecánica.

¹ Este elemento es conocido simplemente como *LED*, por sus siglas en inglés *light-emitting diode*.

² Un péndulo consiste en cualquier cuerpo pesado que oscila por acción de la gravedad alrededor de un punto fijo del cual está suspendido mediante un hilo o varilla. Propiamente dicho, este elemento no es un péndulo, ya que es impulsado por una fuerza externa; no obstante, por su semejanza en el movimiento con uno real es denominado de esa manera.

La obra se divide en seis capítulos; la distribución de los mismos obedece al orden cronológico seguido en el desarrollo del proyecto. Aunque cada capítulo se enfoca principalmente en alguna de las disciplinas antes mencionadas, la interdependencia de las mismas dificulta establecer con exactitud dónde termina una y dónde comienza la otra. El contenido de cada capítulo se muestra a continuación:

- I. Aspectos mecánicos del proyecto, desde la selección y diseño del mecanismo hasta su construcción y ensamble final.
- II. Características del sistema mínimo del microcontrolador, sus componentes y conexión de los mismos.
- III. Componentes de la interfase de potencia y su conexión.
- IV. Descripción detallada del sistema a controlar.
- V. Programación de la hora del reloj.
- VI. Procedimiento para programar el microcontrolador y descripción de los elementos principales del programa.

I. Sistema mecánico

Una de las características distintivas del péndulo es su movimiento oscilatorio. La reproducción repetida y controlada de este movimiento oscilatorio es una de las piezas fundamentales para la conclusión exitosa del proyecto.

Síntesis cinemática

El diseño de un mecanismo de cuatro barras para la producción de un movimiento oscilatorio determinado supone el conocimiento de un conjunto muy amplio de teorías, métodos y técnicas. El estudio minucioso y detallado de éstas no es la finalidad de la presente obra, por lo que únicamente se exponen, de manera general y en orden cronológico, los pasos seguidos en el diseño de este mecanismo¹.

Síntesis de tipo de mecanismo

Entre las opciones consideradas para producir el movimiento oscilatorio se encuentran:

1. Electroimanes accionados por corriente alterna.
2. Leva con seguidor oscilante acoplada a un motor eléctrico.
3. Eslabonamiento de cuatro barras acoplado a un motor eléctrico.

Inicialmente, los electroimanes fueron seleccionados por parecer la opción más adecuada; sin embargo, debido al fracaso obtenido en experimentos preliminares y a la complejidad de la teoría inherente, se determinó emplear un mecanismo.

La selección final del eslabonamiento de cuatro barras sobre el mecanismo de leva y seguidor obedece a las menores fuerzas que intervienen, a las holguras menores y

¹ Para mayor información, se recomienda consultar SHIGLEY, Joseph E. y UICKER, John J., *Teoría de Máquinas y Mecanismos*, Ed. McGraw-Hill, México, D.F., 1988 y NORTON, Robert L., *Diseño de Máquinas*, Ed. Prentice Hall, México, D.F., 1999.

a la facilidad de construcción sobre ésta última, traduciéndose en mayor seguridad y confiabilidad.

Síntesis de número

Se tienen cuatro eslabones y cuatro articulaciones con un grado de libertad, por lo que el mecanismo posee un solo grado de libertad (*criterio de Kutzbach*¹). El mecanismo es impulsado por un motor eléctrico de corriente continua.

Síntesis dimensional

Para lograr un funcionamiento adecuado del mecanismo, la longitud de los eslabones y la disposición de los mismos deben satisfacer las siguientes relaciones geométricas:

- *Ley de Grashof*²
- Razón de tiempos igual a la unidad³
- Mecanismo abierto⁴

La figura 1.1 muestra la disposición general y nomenclatura de los eslabones del mecanismo de cuatro barras.

¹ Para mayor información, se recomienda consultar SHIGLEY, Joseph E. y UICKER, John J., *Teoría de Máquinas y Mecanismos*, Ed. McGraw-Hill, México, D.F., 1988, págs. 13-16.

² La *ley de Grashof* afirma que para un eslabonamiento plano de cuatro barras, la suma de las longitudes más corta y más larga de los eslabones no puede ser mayor que la suma de las longitudes de los dos eslabones restantes, si se desea que exista una rotación relativa continua entre dos elementos.

³ Este parámetro indica la razón del tiempo de avance al tiempo de retorno del mecanismo y se obtiene en base a la geometría del mecanismo en sus posiciones extremas; para mayores detalles, se recomienda consultar SHIGLEY, Joseph E. y UICKER, John J., *Teoría de Máquinas y Mecanismos*, Ed. McGraw-Hill, México, D.F., 1988, págs. 348-349.

⁴ Basándose en la disposición de sus eslabones, un mecanismo de cuatro barras puede presentar dos configuraciones: abierta o cruzada.

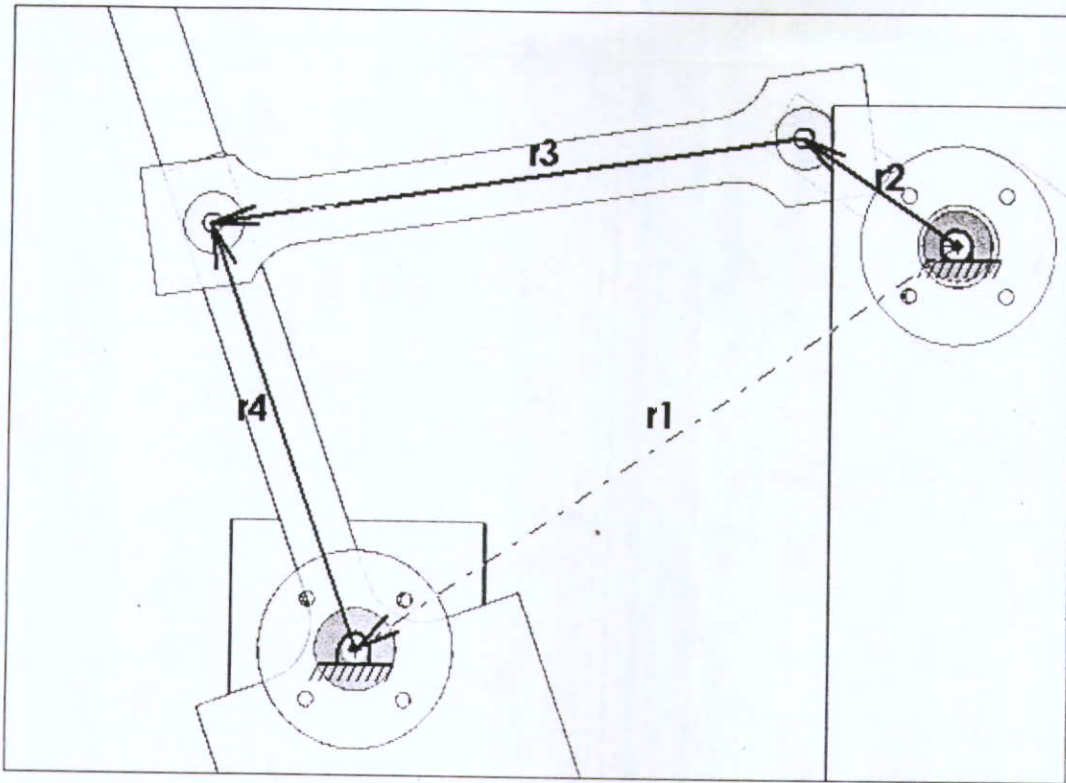


FIGURA 1.1 Disposición general del mecanismo de cuatro barras

Considerando todas las suposiciones iniciales y empleando la *ley de los cosenos*, es posible desarrollar las siguientes relaciones geométricas:

$$\frac{r_3}{r_1} = \sqrt{\frac{1 - \cos\phi}{2 \cdot \cos^2(\gamma_{\min})}}$$

$$\frac{r_4}{r_1} = \sqrt{\frac{1 - (r_3/r_1)^2}{1 - (r_3/r_1)^2 \cdot \cos^2(\gamma_{\min})}}$$

$$\frac{r_2}{r_1} = \sqrt{\left(\frac{r_3}{r_1}\right)^2 + \left(\frac{r_4}{r_1}\right)^2} - 1$$

donde \$r_1\$: Longitud del eslabón de referencia

\$r_2\$: Longitud del eslabón impulsor

\$r_3\$: Longitud del eslabón acoplador

r_4 : Longitud del eslabón seguidor

ϕ : Ángulo de salida

γ_{min} : Ángulo de transmisión mínimo

Finalmente, los resultados obtenidos en esta etapa de diseño se muestran en la tabla 1.1.

Parámetro	Valor
r_1	114.3 mm
r_2	29.6 mm
r_3	95.0 mm
r_4	<i>70.0 mm</i>
ϕ	<i>50°</i>
γ_{min}	<i>60°</i>

TABLA 1.1 Resultados finales de la síntesis dimensional (los valores en *cursiva* indican parámetros de diseño)

Dinámica del mecanismo

Una vez determinada la longitud de los eslabones, el siguiente paso consiste en definir el movimiento tanto absoluto como relativo de los mismos, para posteriormente determinar las fuerzas requeridas para producirlo; esto se logra realizando un análisis cinemático y posteriormente uno dinámico del mecanismo.

Análisis cinemático

La finalidad de este análisis es determinar tanto la aceleración lineal como la angular de cada uno de los eslabones en cualquier posición. El estudio de la posición, velocidad y aceleración angulares se realiza recurriendo al *álgebra compleja*¹.

¹ Aunque los números complejos no son vectores, pueden emplearse eficazmente para representar vectores en un plano.

Posición

La ecuación de cierre del circuito, siguiendo la notación de la figura 1.2, establece que:

$$r_2 \cdot e^{j\theta_2} + r_3 \cdot e^{j\theta_3} = r_1 \cdot e^{j\theta_1} + r_4 \cdot e^{j\theta_4}$$

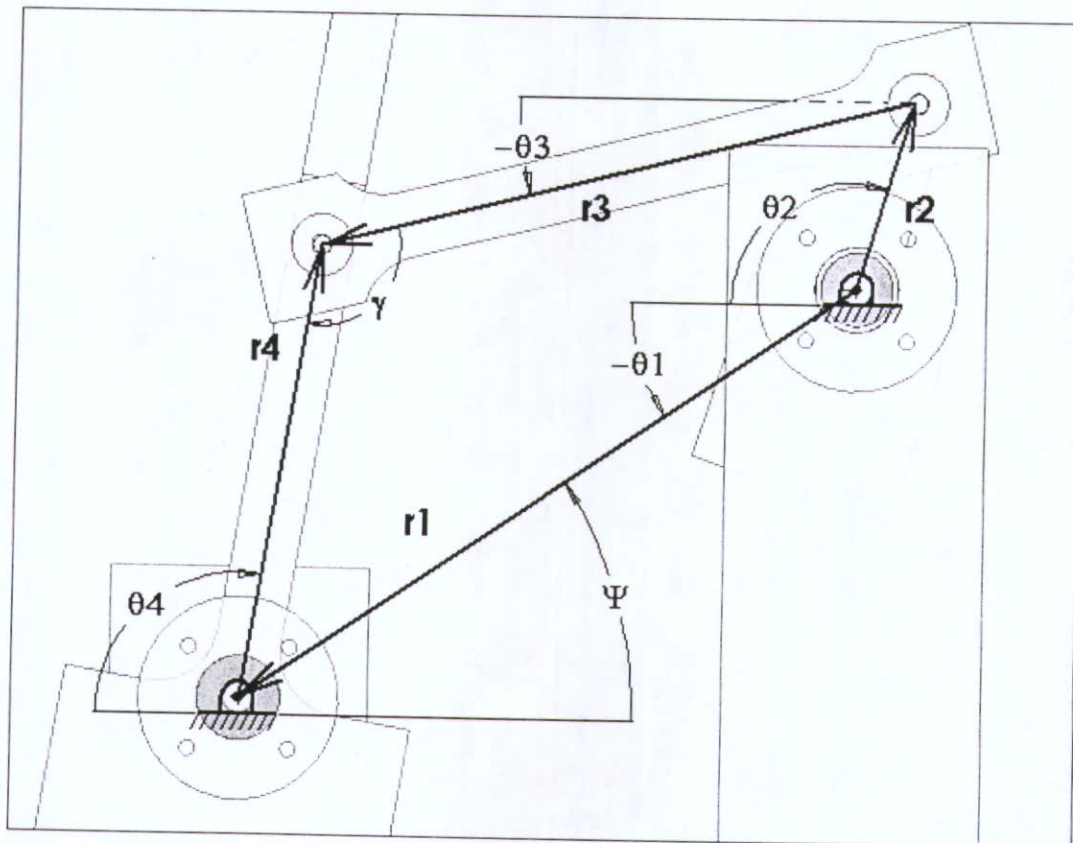


FIGURA 1.2 Representación vectorial del mecanismo

Al aplicar la *ecuación de Euler*¹, reacomodar y simplificar términos, se obtienen las siguientes relaciones, todas en función del ángulo del impulsor (θ_2) y la longitud de los eslabones:

$$\gamma = \cos \left(\frac{r_3^2 + r_4^2 - r_1^2 + r_2^2 + 2 \cdot r_1 \cdot r_2 \cdot \cos \theta_2}{2 \cdot r_3 \cdot r_4} \right)$$

¹ Esta fórmula establece que: $e^{\pm j\theta} = \cos \theta \pm j \cdot \text{sen} \theta$

$$\theta_4 = 2 \cdot \text{Atan} \left(\frac{r_2 \cdot \text{sen} \theta_2 - r_3 \cdot \text{sen} \gamma}{r_4 - r_1 + r_2 \cdot \text{cos} \theta_2 - r_3 \cdot \text{cos} \gamma} \right) - \psi$$

$$\theta_3 = 2 \cdot \text{Atan} \left(\frac{-r_2 \cdot \text{sen} \theta_2 - r_4 \cdot \text{sen} \gamma}{r_3 + r_1 - r_2 \cdot \text{cos} \theta_2 - r_4 \cdot \text{cos} \gamma} \right) - \psi$$

Velocidad angular

Si se deriva con respecto al tiempo la ecuación de cierre del circuito del apartado anterior se obtiene:

$$j \cdot \omega_2 \cdot r_2 \cdot e^{j\theta_2} + j \cdot \omega_3 \cdot r_3 \cdot e^{j\theta_3} = j \cdot \omega_4 \cdot r_4 \cdot e^{j\theta_4}$$

De manera similar, pueden desarrollarse las siguientes relaciones en función de la velocidad angular del impulsor (ω_2):

$$\omega_3 = \frac{r_2 \cdot \text{sen}(\theta_2 - \theta_4)}{r_3 \cdot \text{sen}(\theta_4 - \theta_3)} \cdot \omega_2$$

$$\omega_4 = \frac{r_2 \cdot \text{sen}(\theta_2 - \theta_3)}{r_4 \cdot \text{sen}(\theta_4 - \theta_3)} \cdot \omega_2$$

Aceleración angular

Derivando con respecto al tiempo la ecuación de cierre del circuito para la velocidad, pueden obtenerse las siguientes expresiones:

$$\alpha_4 = \frac{r_2 \cdot \text{sen}(\theta_2 - \theta_3) \cdot \alpha_2 + r_2 \cdot \text{cos}(\theta_2 - \theta_3) \cdot \omega_2^2 + r_3 \cdot \omega_3^2 - r_4 \cdot \text{cos}(\theta_4 - \theta_3) \cdot \omega_4^2}{r_4 \cdot \text{sen}(\theta_4 - \theta_3)}$$

$$\alpha_3 = \frac{r_2 \cdot \text{sen}(\theta_2 - \theta_4) \cdot \alpha_2 + r_2 \cdot \text{cos}(\theta_2 - \theta_4) \cdot \omega_2^2 + r_3 \cdot \text{cos}(\theta_4 - \theta_3) \cdot \omega_3^2 - r_4 \cdot \omega_4^2}{r_3 \cdot \text{sen}(\theta_4 - \theta_3)}$$

El análisis cinemático concluye al emplear las relaciones previamente obtenidas y la *ecuación de la diferencia de aceleración*¹ para determinar la aceleración instantánea de los eslabones. Así:

$$\bar{A}_P = \bar{A}_Q + \bar{A}_{PQ} = \bar{A}_Q + \bar{A}_{PQ}^n + \bar{A}_{PQ}^t$$

donde \bar{A}_P : Aceleración vectorial del punto P

\bar{A}_Q : Aceleración vectorial del punto Q

\bar{A}_{PQ} : Vector diferencia de aceleración entre los puntos P y Q

\bar{A}_{PQ}^n : Componente normal de \bar{A}_{PQ} , donde $\bar{A}_{PQ}^n = \bar{\omega} \times (\bar{\omega} \times \bar{R}_{PQ})$

\bar{A}_{PQ}^t : Componente tangencial de \bar{A}_{PQ} , donde $\bar{A}_{PQ}^t = \bar{\alpha} \times \bar{R}_{PQ}$

Análisis dinámico

Para llevar a cabo este análisis, se emplea el *principio de D'Alembert*, el cual establece:

$$\begin{aligned} \sum \bar{F} - m \cdot \bar{A}_G &= 0 \\ \sum \bar{M}_G - I_G \cdot \bar{\alpha} &= 0 \end{aligned}$$

donde $\sum \bar{F}$: Resultante de todas las fuerzas externas que actúan sobre el cuerpo

m: Masa del elemento

\bar{A}_G : Aceleración lineal del centro de gravedad

$\sum \bar{M}_G$: Suma de todos los momentos que actúan sobre el cuerpo, respecto a G

I_G : Momento de inercia respecto al centro de gravedad

¹ Esta ecuación permite encontrar la aceleración en un punto P de cualquier eslabón, conociendo previamente la aceleración en un punto Q del mismo.

$\bar{\alpha}$: Aceleración angular del elemento

El único parámetro no especificado aún en las relaciones anteriores es el momento de inercia de masa; para una primera aproximación de dicho parámetro, es necesaria la definición de materiales y de las dimensiones principales de los eslabones. El material seleccionado para los eslabones y la mayoría de los elementos es acrílico, debido a que éste es ligero, fácil de maquinar y ensamblar, resistente, barato y no requiere algún acabado especial. La forma y dimensiones finales de los eslabones se muestran en el anexo C. Cabe mencionar que el momento de inercia de cada eslabón, así como la localización de su centro de masa, se determinó con la ayuda de un programa de dibujo. En el anexo A se muestran estos resultados.

El empleo de una hoja de cálculo permite introducir todas las ecuaciones anteriormente expuestas y así, determinar las reacciones y el torque requerido por el impulsor a lo largo de las diferentes posiciones del mecanismo. La figura 1.3 muestra una gráfica del torque requerido a lo largo de las diferentes posiciones del eslabón impulsor. Entre las suposiciones más importantes asumidas para realizar dicho análisis se encuentran:

- La velocidad angular del impulsor se mantiene constante en todo momento¹, por lo que las condiciones iniciales son: $\omega_2=900$ rpm y $\alpha_2=0$ rad/s.
- Los eslabones se consideran cuerpos rígidos.
- La fricción en las articulaciones es despreciable, debido al empleo de baleros.
- El centro de gravedad del eslabón impulsor, al igual que el del oscilador, coincide con el centro de rotación del mismo².

¹ En la sección dedicada al diseño del volante de inercia se justifica tal suposición.

² En la sección dedicada al balanceo del mecanismo se justifica tal suposición.

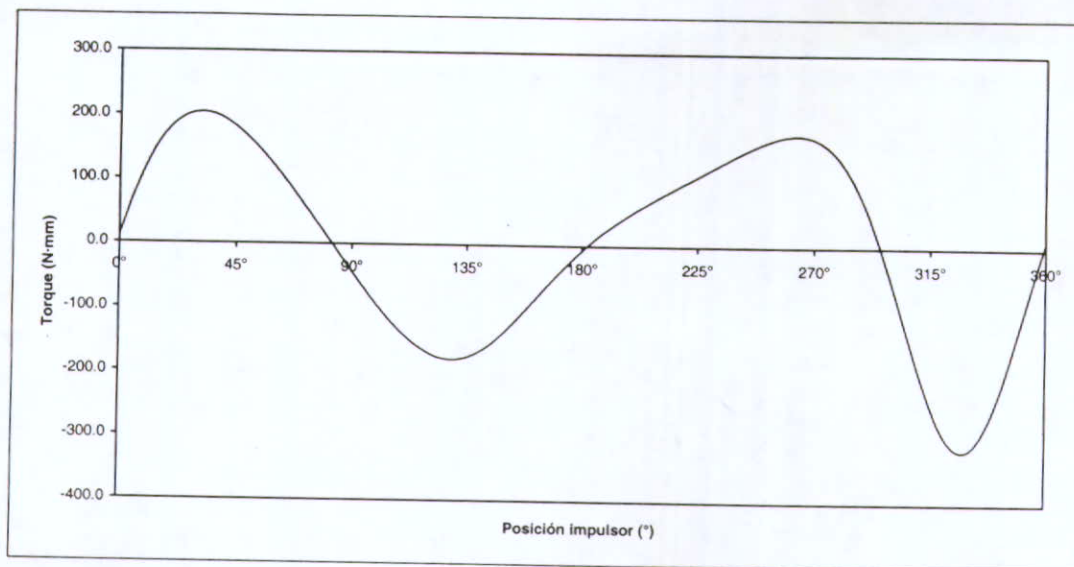


FIGURA 1.3 Torque requerido en función del ángulo del impulsor

Balaceo del eslabonamiento

El propósito del balaceo es eliminar los momentos de inercia indeseables en los eslabones, y así disminuir la carga del motor. Para realizar dicho balaceo, se agregan contrapesos a los eslabones impulsor y oscilador, con el objeto de redistribuir sus masas, mientras que el eslabón seguidor no se altera. El método seleccionado para tal fin, es el *método de Berkof-Lowen de los vectores linealmente independientes*¹. De nueva cuenta, el empleo de una hoja de cálculo y un programa de dibujo permite realizar los cálculos apropiados. En el anexo A se muestran dichos resultados.

El hecho de balacear las fuerzas en el mecanismo no balaceo los momentos de sacudimiento²; la adición de los contrapesos probablemente los empeora. El balaceo de los momentos de sacudimiento va más allá del alcance de esta obra.

¹ Para una explicación completa y detallada de dicho método se recomienda consultar: LOWEN, G.G. y BERKOF, R.S., *Survey of Investigations into the Balancing of Linkages*, J. Mech., vol. 3, no. 4, 1968

² Las fuerzas de reacción transmitidas a la base del mecanismo (o eslabón de referencia) varían en magnitud y sentido conforme θ_2 varía. Estas fuerzas tienden a sacudir o hacer vibrar al sistema, por lo que reciben el nombre de *fuerzas y momentos de sacudimiento*.

Diseño del volante de inercia

Como puede apreciarse en la figura 1.3, la energía requerida por el mecanismo varía periódicamente con el tiempo. El propósito de añadir un volante de inercia al sistema es el de suavizar las variaciones en la velocidad angular del eslabón impulsor causadas por estas fluctuaciones, ya que tanto para el análisis dinámico como para fines de programación del microcontrolador, ésta se supone constante. Además, con la adición del volante la capacidad requerida en el motor se reduce significativamente.

El volante de inercia es un dispositivo de almacenamiento de energía cinética, el cual la absorbe al acelerarse y la devuelve al sistema cuando éste lo necesita, reduciendo su velocidad de rotación. *La energía cinética en un sistema en rotación* está dada por la siguiente expresión:

$$E_k = \frac{1}{2} \cdot I_m \cdot \omega^2$$

donde E_k : Energía cinética

I_m : Momento de inercia de toda la masa en rotación, respecto al eje de rotación

ω : Velocidad angular del sistema

Un parámetro importante en el diseño de un volante de inercia es el llamado *coeficiente de fluctuación*¹, el cual se define como:

$$C_f = \frac{(\omega_{\max} - \omega_{\min})}{\omega_{\text{prom}}}$$

donde C_f : Coeficiente de fluctuación

ω_{\max} : Máxima velocidad angular alcanzada por el volante en un ciclo de trabajo

ω_{\min} : Mínima velocidad angular alcanzada por el volante en un ciclo de trabajo

ω_{prom} : Velocidad angular promedio del volante

¹ Dicho coeficiente indica qué tanto variará la velocidad angular del sistema con la adición del volante. Mientras menor sea el valor escogido, mayor será el tamaño del volante. Además, en dicho coeficiente se supone que la carga que varía de forma armónica.

Al combinar las dos últimas ecuaciones mencionadas con la *segunda ley de Newton*, es posible llegar a la siguiente expresión para el momento de inercia de masa requerido en el volante¹:

$$I_m = \frac{E_k}{C_f \cdot \omega_{prom}^2}$$

El diseño del volante implica las siguientes etapas:

1. Determinar la cantidad de energía necesaria para el grado deseado de uniformidad; en otras palabras, definir el coeficiente de fluctuación.
2. Determinar el momento de inercia de masa del volante con la fórmula previamente desarrollada.
3. En base a dicho momento de inercia y al material seleccionado para el volante, definir la geometría del mismo.

Nuevamente, los cálculos se realizan con la ayuda de una hoja de cálculo y un programa de dibujo; en el anexo A se muestran dichos resultados.

El material seleccionado para la fabricación del volante es acero AISI/SAE 1045, debido a que éste presenta una densidad mucho mayor a la del acrílico, es económico y es fácil de maquinar; no obstante, la parte central del mismo es de acrílico. Cabe mencionar que en el diseño final del volante el peso se concentra en los alrededores, debido a que esto representa un uso más eficiente del material². Un esquema del diseño final del volante se muestra en la figura 1.4.

¹ Para una explicación más detallada se recomienda estudiar NORTON, Robert L., *Diseño de Máquinas*, Ed. Prentice Hall, México, D.F., 1999, págs. 603-609.

² El momento de inercia de masa de un volante es proporcional a $m \cdot r^2$, por lo que una masa dada a un radio mayor contribuye mucho más a dicho momento de inercia.

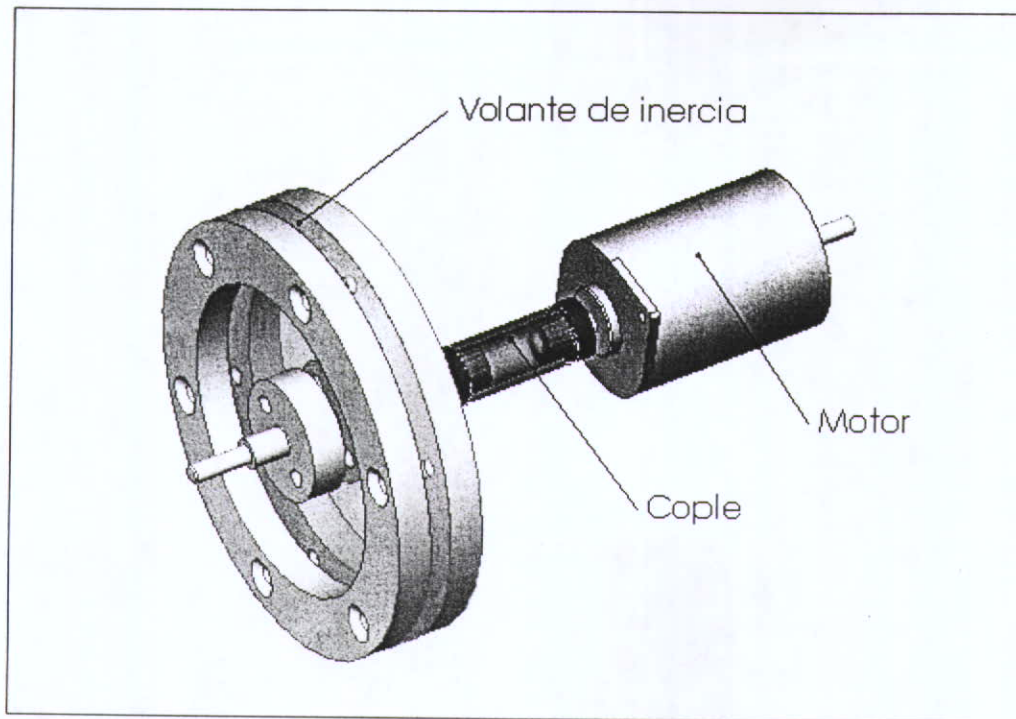


FIGURA 1.4 Ensamble del volante de inercia con el motor

Los resultados obtenidos después de haber agregado el volante de inercia se ilustran en la figura 1.5.

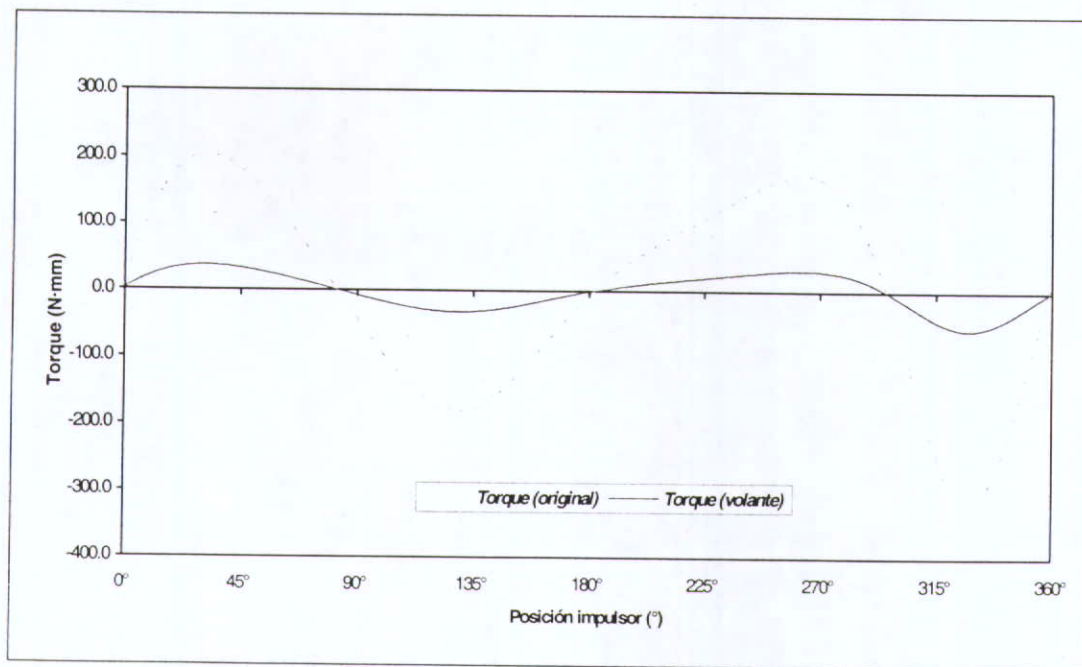


FIGURA 1.5 Función par de torsión-ángulo del impulsor con el volante

Ensamble final

La construcción física del mecanismo es la última etapa del diseño mecánico. Algunos aspectos considerados durante esta fase son:

- Empleo de un cople elástico para disminuir la desalineación entre el motor y el mecanismo.
- Empleo de baleros para reducir la fricción.
- Duplicado de los eslabones impulsor y oscilador para incrementar la rigidez del mecanismo.

El ensamble final se muestra en la figura 1.6.

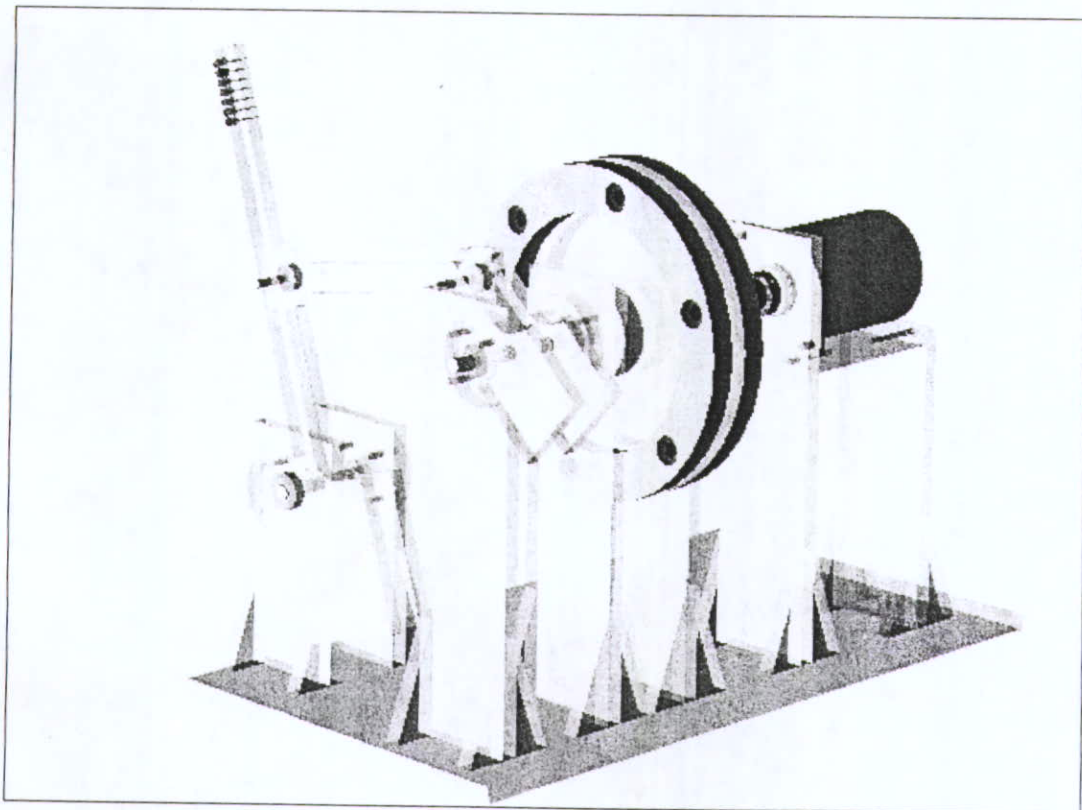


FIGURA 1.6 Ensamble final del mecanismo

II. Sistema mínimo del microcontrolador

El microcontrolador por si solo es un circuito inoperante. No obstante, al combinarlo con determinados componentes y armar lo que se conoce como sistema mínimo del microcontrolador, éste se convierte en una herramienta sumamente poderosa y versátil, capaz de realizar múltiples y variadas tareas.

Este sistema es la base del funcionamiento del reloj, debido a que se encarga de efectuar simultáneamente diversas tareas, entre las que se cuentan:

- Generación de una señal de reloj en tiempo real.
- Control del tiempo y número de *LED*'s a encender y apagar.
- Actualización del tiempo de encendido de los *LED*'s en función de la velocidad angular del motor.
- Atención de los sensores y de las interrupciones.

Los componentes empleados para armar el sistema mínimo del microcontrolador se enlistan en la tabla 2.1.

Cantidad	Descripción
1	Microcontrolador 8032AH
1	<i>Latch</i> SN74LS373
1	Memoria <i>ROM</i> ¹ 28C64
1	Cristal de 11.0596 MHz
1	Capacitor electrolítico de 10 μ F
2	Capacitores cerámicos de 10 μ F
1	<i>Push-button</i>
1	Resistencia de 8.2 k Ω

TABLA 2.1 Componentes para el sistema mínimo del microcontrolador

La figura 2.1 muestra el sistema mínimo del microcontrolador montado en un tablero de pruebas.

¹ Por sus siglas en inglés *read-only memory*, memoria de solo lectura.

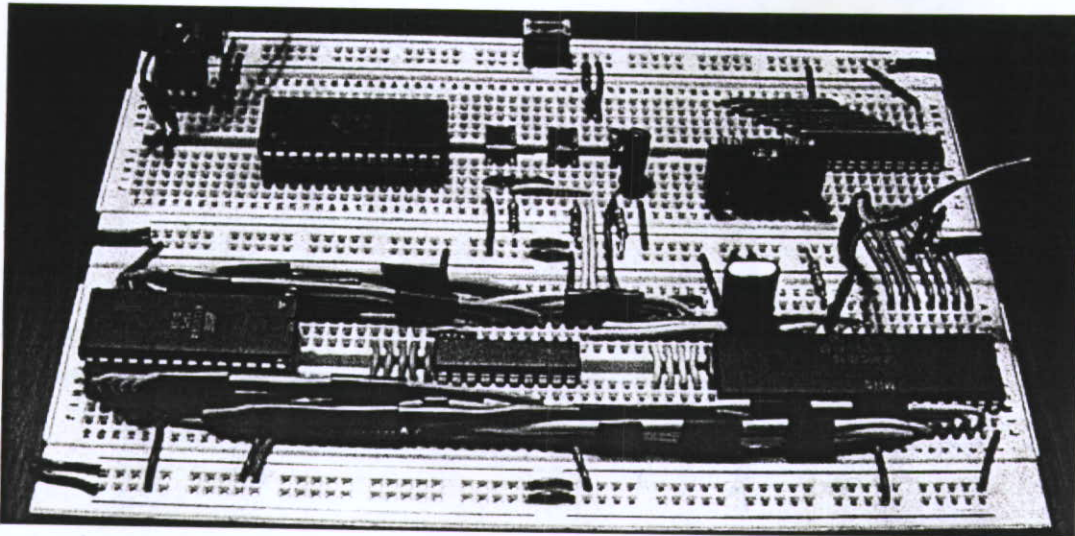


FIGURA 2.1 Sistema mínimo del microcontrolador

El anexo D muestra las hojas de datos técnicos de los dispositivos electrónicos empleados. Una breve descripción de cada componente, su función, interacción con los demás y diagrama de conexión se muestra enseguida.

Microcontrolador

El empleo de tres *timers* es uno de los requisitos indispensables en el proyecto, razón por la cual se selecciona el microcontrolador 8032 de la familia MCS-51 de Intel. Entre las características principales de este dispositivo se encuentran:

- Unidad central de procesamiento interna de 8 bits
- 256 bytes de memoria RAM¹ interna
- 3 *timers*/contadores de 16 bits
- 6 estructuras de interrupción con 2 niveles de prioridad
- 32 líneas de entradas y salidas distribuidas en 4 puertos
- Interfase para comunicación serial
- Direccionamiento de hasta 64K de memoria de programa
- Direccionamiento de hasta 64K de memoria de datos
- Presentación en encapsulado *DIP* de 40 líneas

¹ Por sus siglas en inglés *random access memory*, memoria de acceso aleatorio.

- Rango de temperatura de -45°C hasta $+85^{\circ}\text{C}$
- Procesador booleano

La estructura interna del microcontrolador 8032 se muestra en la figura 2.2.

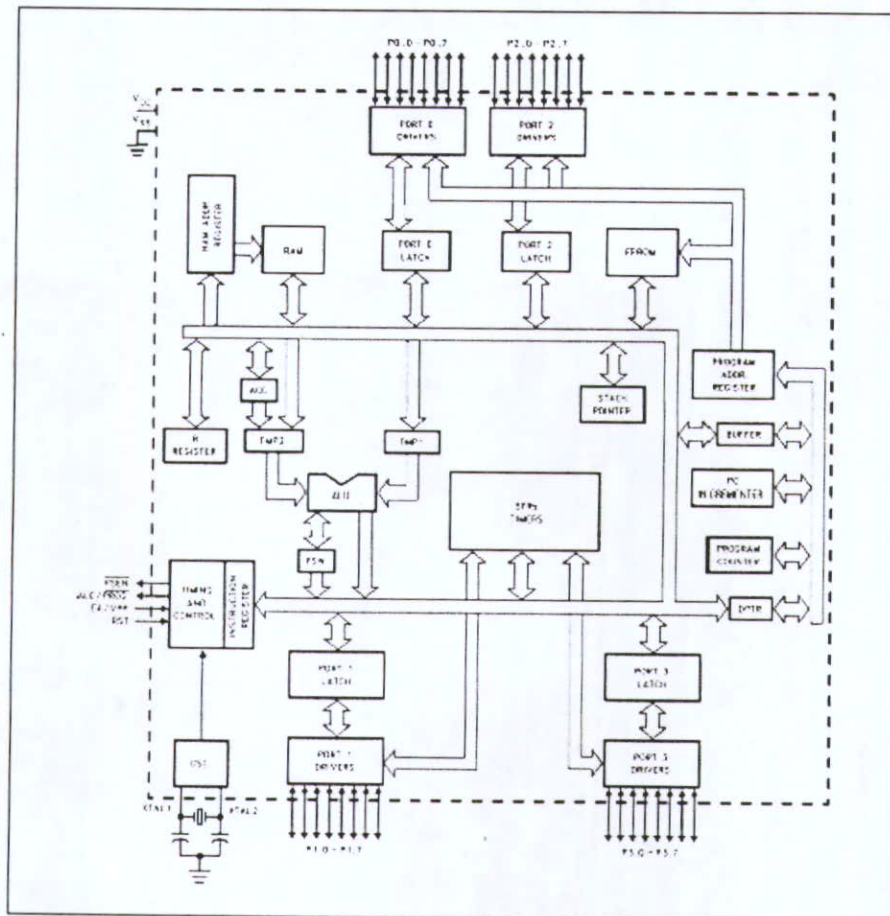


FIGURA 2.2 Diagrama a bloques del microcontrolador

El microcontrolador cuenta con dos pines (XTL1 y XTL2) destinados para la conexión de un cristal, el cual se encarga de oscilar y darle velocidad al microcontrolador (cada 12 pulsos del cristal equivalen a una instrucción, o ciclo máquina, del microcontrolador). Es necesario añadir dos capacitores para darle estabilidad al cristal. La figura 2.3 muestra dicha conexión.

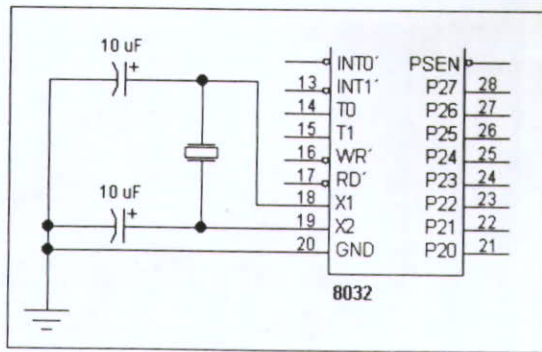


FIGURA 2.3 Diagrama esquemático de la conexión del cristal

Además, el microcontrolador cuenta con una salida (RST) destinada para la conexión de un sistema de *reset*. Dicha conexión se ilustra en la figura 2.4.

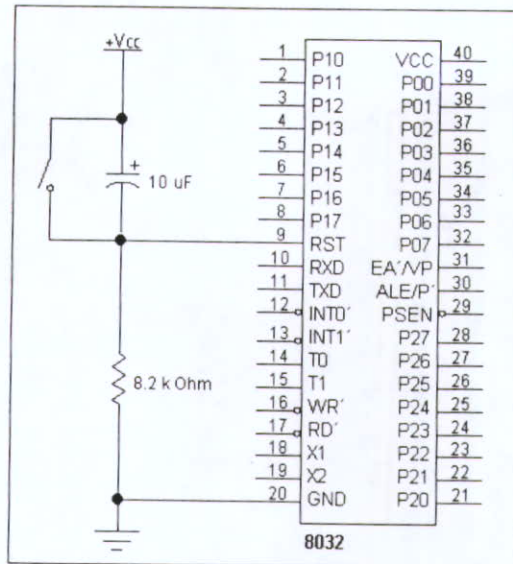


FIGURA 2.4 Diagrama esquemático de la conexión del circuito de *reset*

Las funciones específicas asignadas a cada uno de los puertos del microcontrolador se muestran en seguida. A su vez, la tabla 2.2 muestra la conexión detallada de los 40 pines del microcontrolador

- Puerto 0: *Bus* de datos y parte baja del *bus* de direcciones.
- Puerto 1: *LED*'s del péndulo.
- Puerto 2: Parte alta del *bus* de direcciones.
- Puerto 3: Sensor óptico y botones de operación del reloj.

Símbolo	Número	Conexión
P1.0 / T2	1	Pin 18 del driver
P1.1 / T2EX	2	Pin 17 del driver
P1.2	3	Pin 16 del driver
P1.3	4	Pin 15 del driver
P1.4	5	Pin 14 del driver
P1.5	6	Pin 13 del driver
P1.6	7	Pin 12 del driver
P1.7	8	No conectado
RST	9	Circuito reset
P3.0 / RXD	10	No conectado
P3.1 / TXD	11	No conectado
P3.2 / INT0	12	Sensor óptico
P3.3 / INT1	13	Botón set del reloj
P3.4 / T0	14	No conectado
P3.5 / T1	15	Botón de incremento del reloj
P3.6 / WR	16	No conectado
P3.7 / RD	17	No conectado
XTAL1	18	Entrada del cristal para el circuito oscilador
XTAL2	19	Salida del amplificador oscilador inversor
VSS	20	Tierra referencia a 0 volts
P2.0 / A8	21	Pin 25 de la ROM
P2.1 / A9	22	Pin 24 de la ROM
P2.2 / A10	23	Pin 21 de la ROM
P2.3 / A11	24	Pin 23 de la ROM
P2.4 / A12	25	No conectado
P2.5 / A13	26	No conectado
P2.6 / A14	27	No conectado
P2.7 / A15	28	No conectado
PSEN	29	Pin 22 de la ROM
ALE / PROG	30	Pin 11 del latch
EA / VPP	31	Tierra referencia a 0 volts
P0.7 / AD7	32	Pin 3 de la ROM y pin 18 del latch
P0.6 / AD6	33	Pin 4 de la ROM y pin 17 del latch
P0.5 / AD5	34	Pin 5 de la ROM y pin 14 del latch
P0.4 / AD4	35	Pin 6 de la ROM y pin 13 del latch
P0.3 / AD3	36	Pin 7 de la ROM y pin 8 del latch
P0.2 / AD2	37	Pin 8 de la ROM y pin 7 del latch
P0.1 / AD1	38	Pin 9 de la ROM y pin 4 del latch
P0.0 / AD0	39	Pin 10 de la ROM y pin 3 del latch
VCC	40	Alimentación positiva a +5 volts

TABLA 2.2 Configuración de los pines del microcontrolador

Latch

El *latch* es el elemento encargado de conmutar las tareas del puerto 0 (*bus* de datos y *bus* de direcciones), ya que funciona como un interruptor de varias puertas. La figura 2.5 muestra el diagrama lógico de conexión del *latch* con los demás componentes. Cuando dicho circuito es activado, las salidas se igualan a las entradas; pero cuando el circuito es desactivado, las salidas retoman el valor previamente configurado, sin importar los valores de entrada.

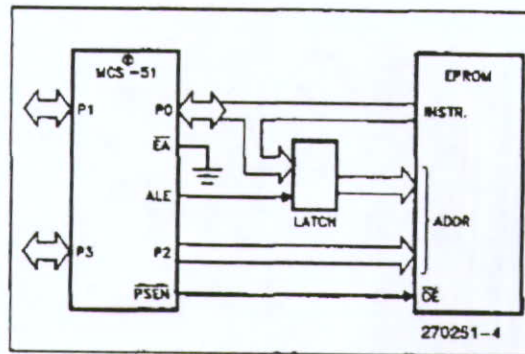


FIGURA 2.5 Diagrama lógico de conexión del microcontrolador, *latch* y *ROM*

Memoria ROM externa

Esta memoria también es conocida como memoria de programa, debido a que el microcontrolador ejecuta las instrucciones que se encuentran almacenadas dentro de ésta. Además, dentro de la misma, son almacenadas tablas de datos para su lectura.

Debido a que el microcontrolador seleccionado (8032) no cuenta con memoria *ROM* interna, es necesario emplear una memoria *ROM* externa. El diagrama lógico de conexión de la misma se muestra en la figura 2.5, mientras que el diagrama esquemático se ilustra en la figura 2.6.

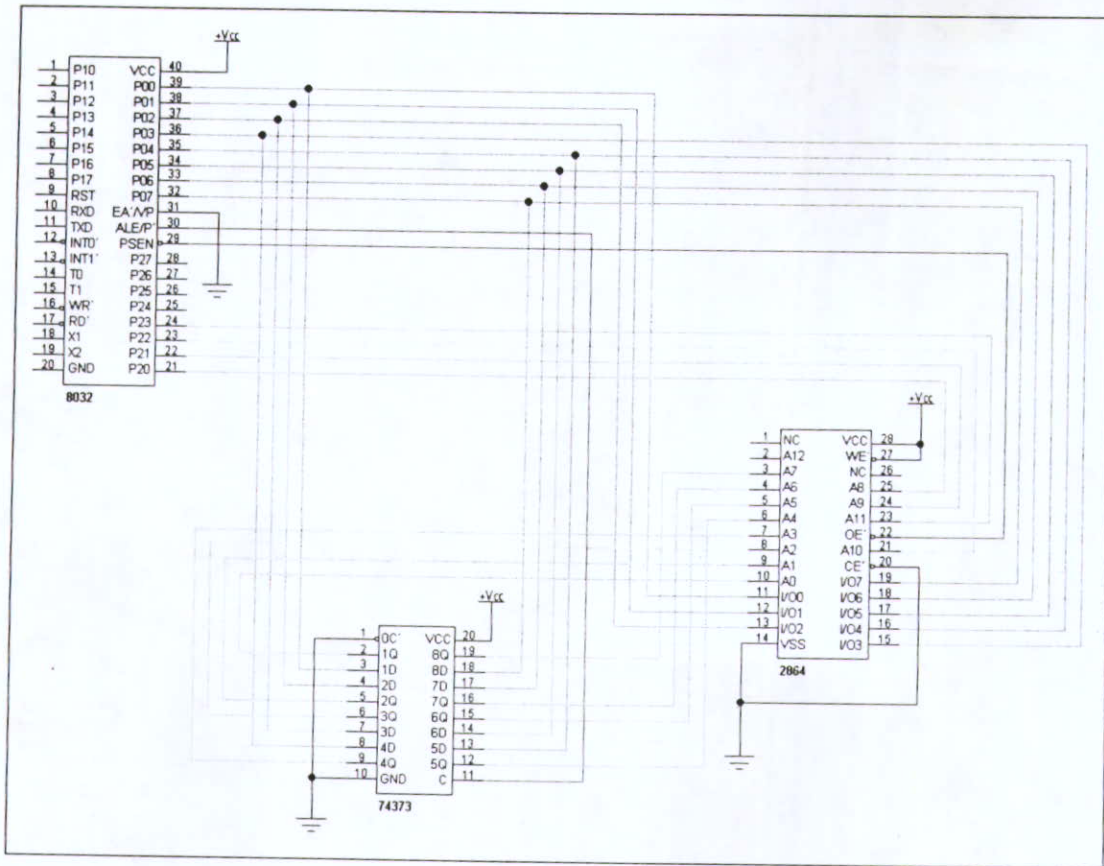


FIGURA 2.6 Diagrama de conexión del microcontrolador, latch y ROM

III. Interfase de potencia eléctrica

El término interfase de potencia hace referencia a todas las señales de entrada y salida asignadas al sistema. Entre estas señales se encuentran:

- *LED's* del péndulo
- Sensor óptico
- Botones de operación del reloj
- Fuentes de voltaje

Los componentes de la interfase de potencia se muestran en la tabla 3.1.

Cantidad	Descripción
7	<i>LED's</i> bicolores L937EGW
1	<i>Driver</i> 74LS245
1	Foto interruptor GP1A71A
2	<i>Push-buttons</i>
1	Regulador de voltaje L7805
7	Resistencias de 270 Ω
3	Resistencias de 2.2 k Ω
1	Fuente de voltaje a 5 VDC
1	Fuente de voltaje variable (eliminador) de 3 a 12 VDC

TABLA 3.1 Lista de componentes de la interfase de potencia eléctrica

LED's del péndulo

Las únicas señales de salida entregadas por el microcontrolador corresponden a los primeros siete bits del puerto 1. Dichas salidas son empleadas para encender y/o apagar los *LED's* montados en el péndulo. Aunque el microcontrolador es capaz de proporcionar +5 VDC para el encendido de los *LED's*, es preferible emplear un componente, conocido como *driver*, para suministrar dicho potencial y así proteger al microcontrolador. La función de las resistencias es evitar que los *LED's* se quemen. El diagrama de conexión correspondiente se muestra en la figura 3.1.

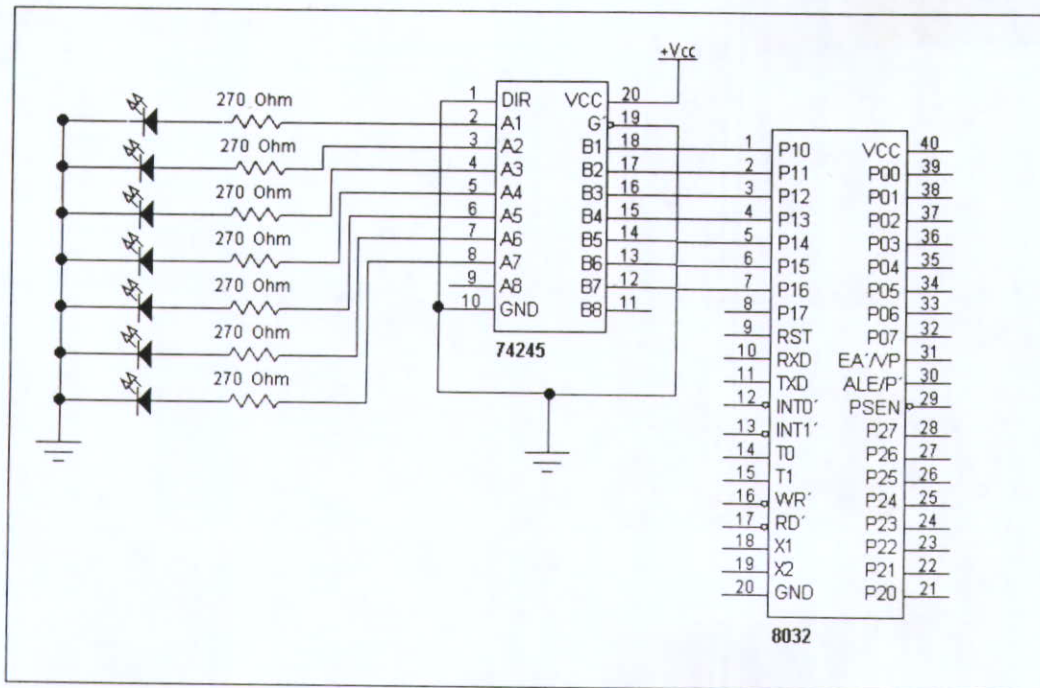


FIGURA 3.1 Diagrama lógico de conexión de los LED's del péndulo

Sensor óptico

Este dispositivo, también conocido como foto interruptor, tiene la función de detectar cada vez que el motor completa una revolución. Dicho sensor se encarga de activar la interrupción externa 0 del microcontrolador, por lo que se conecta al pin 12 del microcontrolador. El diagrama de conexión de este sensor se muestra en la figura 3.2.

Botones de operación del reloj

El reloj cuenta con dos botones de operación: botón *set* y botón de incremento. Estos botones se emplean para programar la hora del reloj, activando la interrupción externa 1 y la entrada externa del *timer* 1 respectivamente. Por lo tanto, dichos botones deben conectarse en los pines 13 y 15 del microcontrolador. El diagrama de conexión se ilustra en la figura 3.2.

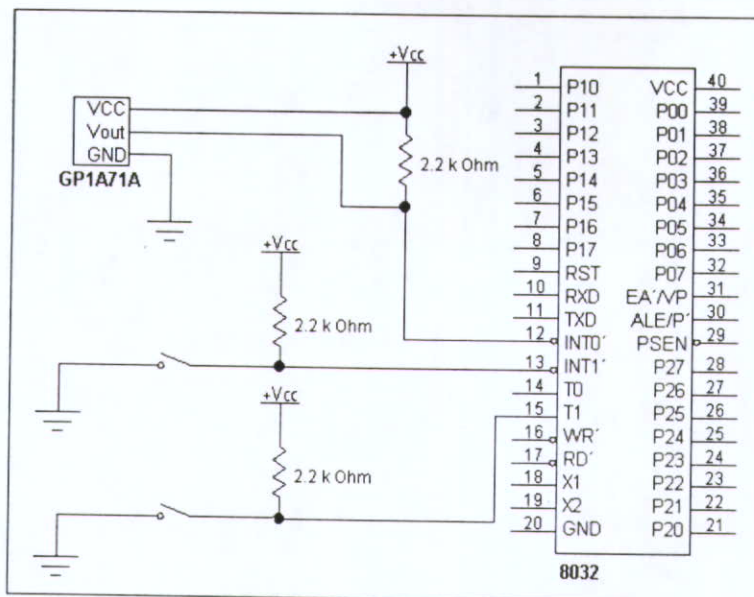


FIGURA 3.2 Diagrama de conexión del sensor óptico y los botones de operación

Fuentes de voltaje

Para el funcionamiento adecuado del reloj, dos suministros diferentes de voltaje son requeridos:

- 5 volts: sistema mínimo y sus componentes
- 3 a 12 volts: motor eléctrico

Debido a las variaciones de voltaje que pueden presentarse en el suministro, un circuito regulador de voltaje es conectado a la fuente de 5 volts. Además, se emplea la fuente de voltaje variable en el motor para poder modificar su velocidad.

IV. Sistema controlado

A grandes rasgos, el proyecto consiste en el diseño, construcción y programación de un reloj que despliega la hora mediante una fila de *LED*'s; dicha fila de *LED*'s se mueve rápidamente en un movimiento pendular o de vaivén. La figura 4.1 muestra una fotografía del prototipo ensamblado.

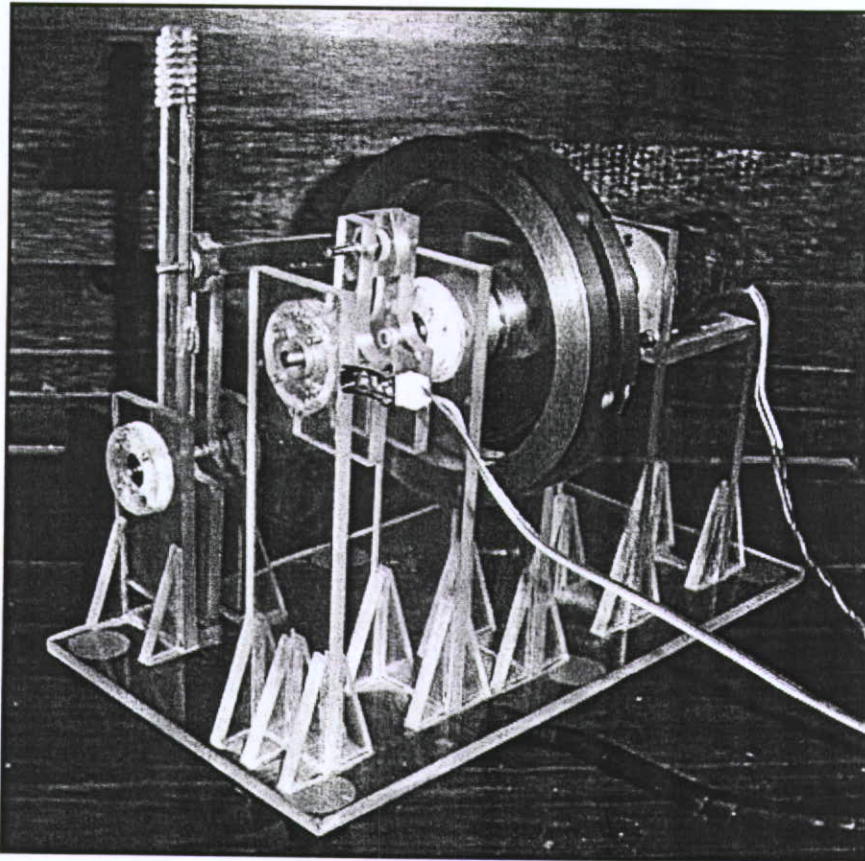


FIGURA 4.1 Prototipo ensamblado

De acuerdo a los cálculos previamente realizados, el rango de movimiento del péndulo (ángulo de salida del oscilador) es de 50° . Para fines de programación, se considera que el péndulo puede ocupar 42 posiciones diferentes distribuidas a lo largo de estos 50° ; además, el péndulo contiene una hilera de 7 *LED*'s en su parte superior. En otras palabras, es como si existiera una matriz imaginaria semicircular de *LED*'s, cuyas dimensiones son 7×42 . La figura 4.2 ilustra este concepto.

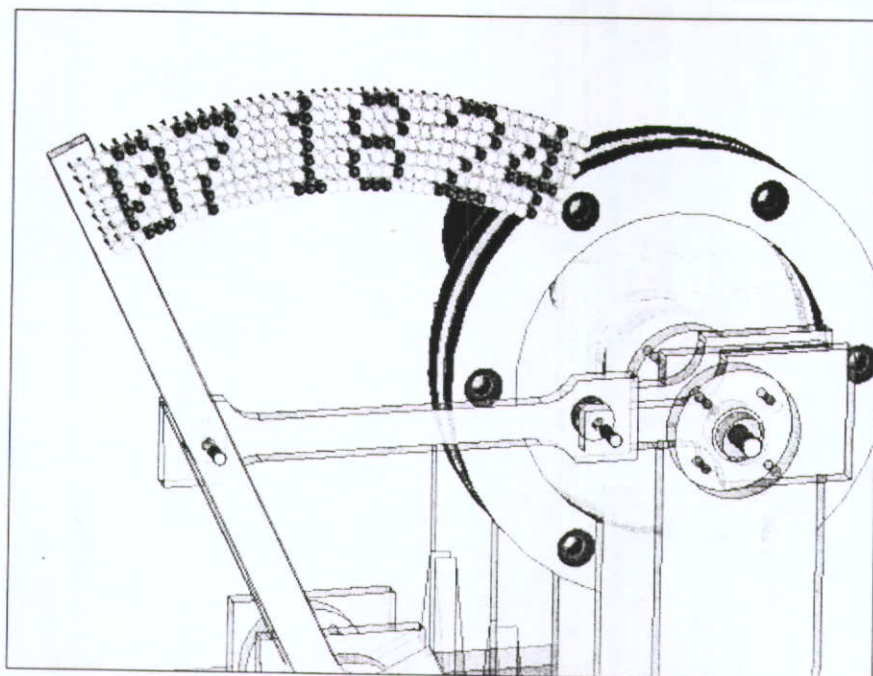


FIGURA 4.2 Matriz imaginaria de *LED's*

Debido a que el péndulo presenta una trayectoria de ida y otra de regreso, en realidad éste puede ocupar 82 posiciones diferentes en una revolución del motor. El programa debe distinguir cada una de estas posiciones y, de acuerdo al valor de la hora, encender los *LED's* correspondientes a dicha posición.

El microcontrolador, basándose en la velocidad angular del motor y en una tabla de tiempos, estima los tiempos de espera que deben transcurrir entre cada una de las 82 posiciones del péndulo. Gracias al sensor óptico montado en uno de los soportes laterales del eslabón impulsor, el microcontrolador puede identificar el comienzo de un nuevo ciclo, así como medir la velocidad angular del motor.

La tabla de tiempos, la cual es de lectura y no puede modificarse, se obtiene con ayuda de las ecuaciones de posición previamente desarrolladas¹.

Se cuenta con un sistema de control de lazo cerrado, el cual se encarga de monitorear la velocidad angular del motor en cada revolución; así, los tiempos de espera

¹ En la sección *Tabla de datos* del capítulo VI se muestra dicha tabla de tiempos.

son actualizados constantemente. No obstante, cualquier variación que se presente en la velocidad del motor modifica los cálculos de dichos tiempos, afectando el despliegue de la hora. El volante de inercia se encarga de mantener dicha velocidad en un estado relativamente estable, por lo que ésta no se encuentra restringida a algún valor específico, pudiendo operar casi cualquier valor, dentro de los límites del motor.

Finalmente, el microcontrolador genera internamente la señal de reloj en tiempo real, y mediante una segunda tabla de datos¹, determina los *LED*'s a encender de acuerdo a la posición estimada del péndulo y a la hora.

¹ En la sección *Tabla de datos* del capítulo VI se muestra dicha tabla.

V. Interfase con el usuario

El reloj solamente es capaz de presentar la hora en formato de 24 horas, por lo que la única interacción con el usuario es la programación de la hora. La figura 5.1 ilustra el reloj operando en modo normal.

Instrucciones para cambiar la hora manualmente:

1. Presionar el botón *set*. El reloj deja de operar en modo normal.
2. Presionar el botón de incremento para modificar los segundos.
3. Presionar el botón *set*.
4. Presionar el botón de incremento para modificar los minutos.
5. Presionar el botón *set*.
6. Presionar el botón de incremento para modificar las horas.
7. Presionar el botón *set*. El reloj opera nuevamente en modo normal.

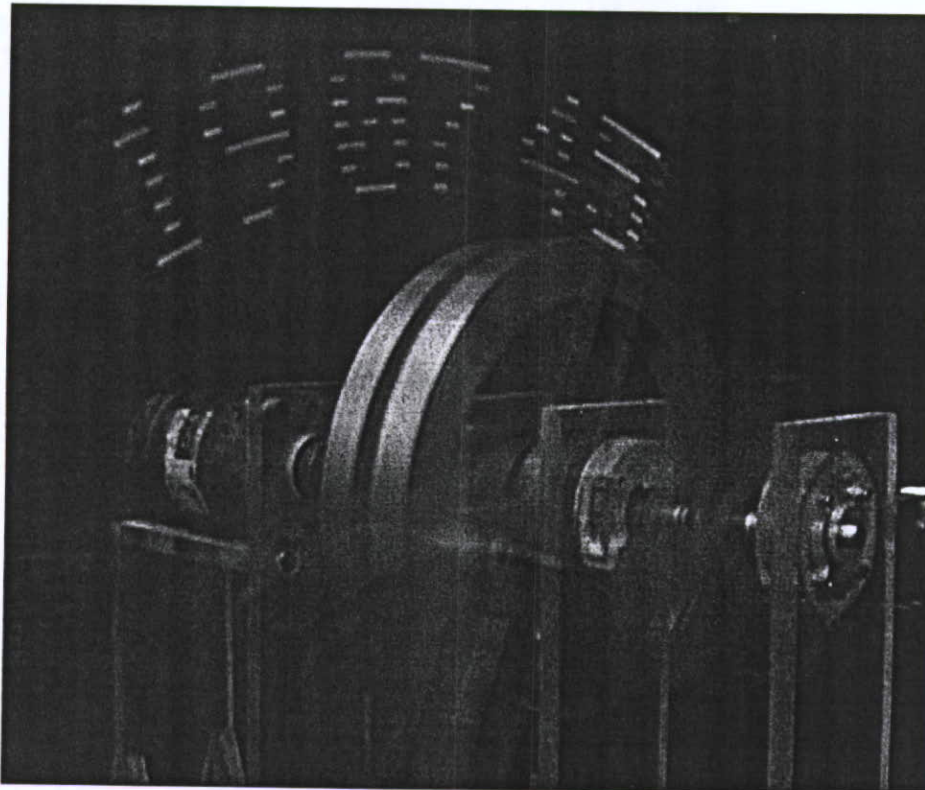


FIGURA 5.1 Reloj en operación normal

VI. Programación del sistema microcontrolado

El lenguaje ensamblador es un lenguaje computacional que se encuentra ubicado entre dos extremos: lenguaje máquina y lenguajes de alto nivel. Los lenguajes de alto nivel, tales como *Visual Basic*, *C++* o *Pascal*, son lenguajes muy poderosos y fáciles de entender; no obstante, dichos lenguajes no aprovechan de la manera más eficiente los espacios de memoria. El lenguaje máquina está compuesto por códigos binarios, los cuales representan instrucciones que el microcontrolador, o cualquier computadora, puede ejecutar.

En el lenguaje ensamblador los códigos binarios del lenguaje máquina son reemplazados por mnemónicos, lo cual facilita su programación. A diferencia de los lenguajes de alto nivel, mediante el lenguaje ensamblador pueden asignarse de manera eficiente los espacios de memoria, lo cual se traduce en menor tamaño de los programas y mayor velocidad de ejecución. El programa para controlar el reloj es realizado en este lenguaje.

Un programa escrito en lenguaje ensamblador no puede ser ejecutado directamente por el microcontrolador. La conversión del programa a lenguaje máquina se realiza mediante un programa denominado “ensamblador”. El ensamblador utilizado es el ASM51 (*IBM PC / 8051 Assembler, version 1.10*). Finalmente, la transferencia del programa, desde la computadora al microcontrolador, se realiza mediante un dispositivo llamado “programador”.

A grandes rasgos, la estructura interna del programa para controlar el reloj es la siguiente:

- Declaraciones
- Vectores de interrupción
- Subrutina de inicialización
- Subrutinas de interrupción
- Rutina principal
- Funciones definidas por el usuario
- Tablas de datos

Declaraciones

El microcontrolador cuenta con 256 bytes en *RAM* para propósito general. Dentro de éstos, los primeros 128 bytes pueden ser accedidos mediante direccionamiento directo e indirecto. Los otros 128 bytes solamente pueden ser accedidos indirectamente.

El apartado de declaraciones se encarga de definir todas las variables empleadas por el programa dentro de los primeros 128 bytes de la *RAM*; la memoria restante no se emplea.

Subrutina de inicialización

Este apartado se encarga de inicializar todas las variables, preparar los *timers* y establecer la prioridad de las interrupciones. La función específica de cada *timer* se describe a continuación:

- *Timer 0*: Contabilizar el tiempo transcurrido en una revolución (tacómetro).
- *Timer 1*: Generar la señal de reloj (modo normal) o contar los incrementos del campo a modificar (modo *set*).
- *Timer 2*: Contabilizar el tiempo de espera entre cada posición del péndulo.

Vectores de interrupción y subrutinas de interrupción

Como se mencionó anteriormente, el microcontrolador cuenta con 6 diferentes interrupciones. Cuando ocurre alguna interrupción, el programa principal suspende temporalmente su ejecución y manda llamar la subrutina correspondiente.

En la memoria de programa existen direcciones asignadas exclusivamente para las subrutinas de las interrupciones. Estas direcciones se conocen como vectores de interrupción y se muestran en la tabla 6.1. El espacio entre cada vector de interrupción es de 8 bytes, por lo que si la subrutina de interrupción requiere más espacio, es necesario ejecutar un salto a otra dirección.

Interrupción	Vector de dirección
<i>Reset</i> del sistema	0000H
Externa 0	0003H
<i>Timer</i> 0	000BH
Externa 1	0013H
<i>Timer</i> 1	001BH
Puerto serial	0023H
<i>Timer</i> 2	002BH

TABLA 6.1 Vectores de interrupción

El programa emplea ambas interrupciones externas, así como las interrupciones de los *timers* 0 y 1.

Subrutina de la interrupción externa 0

Esta interrupción es activada por el sensor óptico cada vez que el motor completa una revolución. Esta subrutina se encarga de:

- Almacenar el tiempo transcurrido en una revolución.
- Inicializar y arrancar el *timer* 0.
- Leer la hora y almacenarla.
- Inicializar las variables de las siguientes rutinas.
- Mandar a ejecutar la rutina principal.

Subrutina de la interrupción del *timer* 0

Esta subrutina simplemente cuenta el número de sobreflujos¹ que se presentan en el *timer* 0 durante una revolución del motor. Debido a que esta subrutina es muy corta, no es necesario ejecutar un salto a otra dirección como en las demás.

Subrutina de la interrupción externa 1

Esta subrutina es activada cada vez que se oprime el botón *set* del reloj, y se encarga de cambiar entre el modo normal y el modo *set*. Además, cuando el reloj se encuentra operando en el modo *set*, dicha interrupción se emplea para cambiar de campo.

Subrutina de la interrupción del *timer* 1

Esta subrutina solamente es accionada cuando el reloj opera en modo normal y sirve para generar la señal de reloj en tiempo real. Esta subrutina se acciona cada 0.05 segundos, incrementando el valor de los segundos, minutos u horas cuando así se requiera².

Rutina principal

Esta rutina se encarga de regular el comportamiento del reloj. Entre las principales funciones que realiza se encuentran:

¹ Cada vez que ocurre una transición de FFFFH a 0000H en la cuenta del *timer*, se presenta un sobreflujo y se enciende la bandera correspondiente.

² De acuerdo a las características del microcontrolador y a la frecuencia del cristal empleado, el microcontrolador incrementa automáticamente el *timer* aproximadamente cada 1.085 μ s, por lo que cada 46,079 incrementos del mismo equivalen a 0.05 segundos.

- Identificar si el péndulo se encuentra en la trayectoria de ida o en la de regreso (en la trayectoria de ida los números se leen de izquierda a derecha, mientras que en la de regreso de derecha a izquierda).
- De acuerdo a la hora y posición del péndulo, determinar los *LED*'s a encender mediante la tabla de números.
- Leer el valor correspondiente de la tabla de tiempos y actualizar dicho valor con la última medición de la velocidad angular del motor.
- Cargar en el *timer 2* el tiempo de espera, y una vez que ocurra el sobreflujo del *timer*, repetir los pasos anteriores hasta que se complete un ciclo (en otras palabras, se active la interrupción externa 0).

Funciones definidas por el usuario

Se definen cuatro funciones, las cuales auxilian a la rutina principal para que cumpla con sus tareas antes descritas. En pocas palabras, éstas se encargan de realizar las operaciones aritméticas necesarias, almacenar los resultados finales y acceder las tablas de datos.

Tablas de datos

Además de servir para guardar el código del programa, la memoria *ROM* puede emplearse para almacenar tablas de datos. Dichos datos no pueden modificarse, solamente accederse. Dos tablas son definidas en la parte final del programa.

Tabla de números

Debido a que el péndulo cuenta con 7 *LED*'s, cada número debe diseñarse en un arreglo de 5 x 7; la figura 6.1 muestra tal diseño de los números.

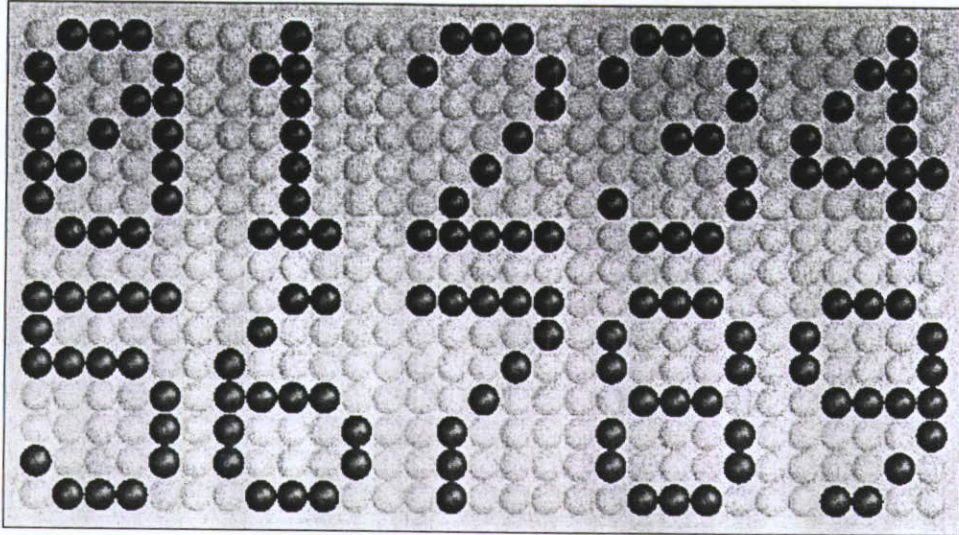


FIGURA 6.1 Diseño final de los números

Como puede apreciarse en la figura, es posible definir por completo cada número con 5 bytes, donde cada uno de estos bytes corresponde a una columna del número (el bit más significativo de cada byte no se emplea). Así, dicha tabla contiene 50 valores. Dichos valores, en numeración hexadecimal, se muestran en la tabla 6.2.

Número	1 ^{er} byte	2 ^{do} byte	3 ^{er} byte	4 ^{to} byte	5 ^{to} byte
0	3EH	45H	49H	51H	3EH
1	00H	21H	7FH	01H	00H
2	21H	43H	45H	49H	31H
3	22H	41H	49H	49H	36H
4	0CH	14H	24H	7FH	04H
5	72H	51H	51H	51H	4EH
6	1EH	29H	49H	49H	06H
7	40H	47H	48H	50H	60H
8	36H	49H	49H	49H	36H
9	30H	49H	49H	4AH	3CH

TABLA 6.2 Tabla de números en numeración hexadecimal

Tabla de tiempos

Si el tiempo total transcurrido en una revolución corresponde al 100%, cada uno de los valores de esta tabla representa el porcentaje de tiempo que debe ocupar el péndulo en cada una de las 82 posiciones posibles. Al multiplicar dicho valor por el tiempo real transcurrido en una revolución, el cual es monitoreado cada revolución, se obtiene el tiempo de espera actualizado. Dichos tiempos de espera se obtienen con ayuda de las ecuaciones de posición desarrolladas anteriormente.

Para lograr una exactitud y precisión adecuadas, cada uno de estos tiempos de espera es almacenado en dos bytes. Por lo tanto, el tamaño de esta tabla es de 164 bytes. La tabla 6.3 muestra, en numeración hexadecimal, los 82 tiempos de espera.

Posición	Valor	Posición	Valor	Posición	Valor	Posición	Valor
1 ^a	0E7EH	22 ^a	0203H	43 ^a	0463H	64 ^a	01FEH
2 ^a	05DDH	23 ^a	0203H	44 ^a	0366H	65 ^a	0209H
3 ^a	047BH	24 ^a	0205H	45 ^a	02E8H	66 ^a	0216H
4 ^a	03C8H	25 ^a	0208H	46 ^a	029AH	67 ^a	0224H
5 ^a	0359H	26 ^a	020CH	47 ^a	0265H	68 ^a	0235H
6 ^a	030DH	27 ^a	0212H	48 ^a	023FH	69 ^a	0247H
7 ^a	02D5H	28 ^a	0219H	49 ^a	0223H	70 ^a	025DH
8 ^a	02AAH	29 ^a	0221H	50 ^a	020EH	71 ^a	0275H
9 ^a	0288H	30 ^a	022CH	51 ^a	01FEH	72 ^a	0291H
10 ^a	026DH	31 ^a	0239H	52 ^a	01F1H	73 ^a	02B2H
11 ^a	0257H	32 ^a	024AH	53 ^a	01E8H	74 ^a	02D8H
12 ^a	0245H	33 ^a	025DH	54 ^a	01E2H	75 ^a	0305H
13 ^a	0236H	34 ^a	0276H	55 ^a	01DDH	76 ^a	033CH
14 ^a	022AH	35 ^a	0296H	56 ^a	01DBH	77 ^a	0381H
15 ^a	0220H	36 ^a	02BFH	57 ^a	01DAH	78 ^a	03DBH
16 ^a	0217H	37 ^a	02F7H	58 ^a	01DBH	79 ^a	0459H
17 ^a	0211H	38 ^a	0347H	59 ^a	01DDH	80 ^a	051AH
18 ^a	020BH	39 ^a	03C9H	60 ^a	01E1H	81 ^a	068CH
19 ^a	0207H	40 ^a	04C9H	61 ^a	01E6H	82 ^a	0F3EH
20 ^a	0205H	41 ^a	0B06H	62 ^a	01EDH		
21 ^a	0203H	42 ^a	0A9EH	63 ^a	01F5H		

TABLA 6.3 Tabla de tiempos en numeración hexadecimal

Conclusiones

En la actualidad los microcontroladores son utilizados ampliamente en una gran variedad de procesos industriales, sistemas de control, automatización y aplicaciones de robótica.

Aunque lo anterior no lo describe propiamente, el reloj péndulo invertido es un claro ejemplo de la versatilidad y múltiples tareas que pueden realizarse simultáneamente empleando microcontroladores, siendo algunas de éstas: monitoreo de sensores, manejo de señales de salida, accionamiento de interrupciones, control de *timers* y ejecución de algoritmos diversos.

A grandes rasgos, el comportamiento observado en el dispositivo fue bastante bueno; no obstante, algunos aspectos a considerar para mejorar la resolución del mismo son:

- Errores de maquinado y en el ensamble, los cuales modifican las dimensiones de los elementos.
- No uniformidad de la velocidad del motor.
- Coordinación entre los ciclos de ida y de regreso del péndulo.
- Compensación de los ciclos de ejecución de las instrucciones en la tabla de tiempos.

Mientras mayor sea la velocidad del motor, mejor es el despliegue de la hora en el reloj; a pesar de esto, no se recomienda operar el motor a velocidades muy elevadas (mayores a 500 rpm), ya que las vibraciones observadas en el sistema pueden ocasionar fallas por fatiga en el mecanismo y desgaste prematuro de las piezas.

El proyecto puede ser visto como una primera etapa, o prototipo, en el desarrollo de un producto para lanzar al mercado. Si se deseara continuar con dicho desarrollo, los aspectos técnicos a considerar serían:

- Reducir el reloj, modificando su tamaño y la disposición del mecanismo; si lo anterior no fuera posible, cambiarlo por completo.

- Eliminar, o al menos reducir al máximo, las vibraciones del sistema; esto puede lograrse realizando un balanceo de los momentos de sacudimiento .
- Mejorar la resolución del reloj, basándose en los puntos anteriormente explicados.
- Desplegar, no sólo la hora y la fecha en distintos formatos, sino además letreros móviles y en dos colores. Lograr este punto únicamente implica modificar unas cuantas líneas de código y ampliar la tabla de números.
- Modificar la interfase de potencia: emplear una sola toma de corriente para alimentar a todo el sistema (con la posibilidad de integrar pilas), realizar la conexión de los LED's para que enciendan en dos colores y cambiar la forma de contacto de los mismos con el sistema mínimo.
- Diseño compacto del circuito impreso.
- Mejorar el aspecto estético del reloj.

Muy diversas áreas fueron integradas a lo largo de todo el proceso seguido en la realización del proyecto, siendo algunas de éstas: mecánica, diseño de máquinas y mecanismos, instrumentación, control, electrónica y programación. Por lo tanto, el objetivo principal del proyecto, el cual es servir como elemento didáctico, fue alcanzado exitosamente.

Anexo A: Resultados obtenidos de los cálculos mecánicos

En la tabla 8.1 se muestran los resultados obtenidos para el diseño del mecanismo. Cabe mencionar que dichos resultados fueron calculados con ayuda de una hoja de cálculo y de un programa de dibujo.

Símbolo	Variable	Valor	Unidades
r_1	Longitud del eslabón de referencia	114.26	mm
r_2	Longitud del eslabón impulsor	29.58	mm
r_3	Longitud del eslabón acoplador	95.03	mm
r_4	Longitud del eslabón seguidor	70.00	mm
ϕ	Ángulo de salida	50.00	grados
γ_{\min}	Ángulo de transmisión mínimo	59.46	grados
γ_{\max}	Ángulo de transmisión máximo	120.54	grados
m_2	Masa balanceada del eslabón impulsor	17.76467	kg
m_3	Masa del eslabón acoplador	8.31503	kg
m_4	Masa balanceada del eslabón seguidor	58.51987	kg
I_2	Momento de inercia de masa del eslabón impulsor	6.13	kg· mm ²
I_3	Momento de inercia de masa del eslabón acoplador	2.29	kg· mm ²
I_4	Momento de inercia de masa del eslabón seguidor	191.38	kg· mm ²
C_f	Coefficiente de fluctuación del volante de inercia	0.18	ninguna
E_k	Variación total de energía cinética del sistema sin el volante, operando a 900 rpm	2.44	N· m
I_m	Momento de inercia de masa requerido en el volante	1525.44	kg· mm ²
t_1	Espesor del disco de acrílico	5.72	mm
t_2	Espesor del aro de acero	18.00	mm
r_i	Radio interno del volante de acero	40.00	mm
r_o	Radio externo del volante	54.84	mm
m_m	Masa total del volante	684.34	g
T_{\max}	Torque máximo requerido con la adición del volante	56.72	N· mm
T_{rms}	Torque rms requerido con la adición del volante	3.12	N· mm

TABLA 8.1 Resultados obtenidos de los cálculos mecánicos

Anexo B: Ecuaciones empleadas en los cálculos mecánicos

En este anexo se enumeran las principales ecuaciones empleadas en el diseño del mecanismo de cuatro barras.

Criterio de Kutzbach para la movilidad de un mecanismo plano

$$m = 3 \cdot (n - 1) - 2 \cdot j_1 - j_2$$

m: Movilidad resultante

n: Número de eslabones del mecanismo plano

j_1 : Número de pares cinemáticos con un solo grado de libertad

j_2 : Número de pares cinemáticos con dos grados de libertad

Ley de Grashof

$$s + l \leq p + q$$

s: Longitud del eslabón más corto

l: Longitud del eslabón más largo

p: Longitud del tercer eslabón

q: Longitud del cuarto eslabón

Razón de la longitud de los eslabones para un mecanismo de manivela-oscilador con ángulo óptimo de transmisión

$$\frac{r_3}{r_1} = \sqrt{\frac{1 - \cos \phi}{2 \cdot \cos^2(\gamma_{\min})}}$$

$$\frac{r_4}{r_1} = \sqrt{\frac{1 - (r_3/r_1)^2}{1 - (r_3/r_1)^2 \cdot \cos^2(\gamma_{\min})}}$$

$$\frac{r_2}{r_1} = \sqrt{\left(\frac{r_3}{r_1}\right)^2 + \left(\frac{r_4}{r_1}\right)^2} - 1$$

r_1 : Longitud del eslabón de referencia

r_2 : Longitud del eslabón impulsor

r_3 : Longitud del eslabón acoplador

r_4 : Longitud del eslabón seguidor

ϕ : Ángulo de salida

γ_{\min} : Ángulo de transmisión mínimo

Ecuación de cierre del circuito para un eslabonamiento de cuatro barras

$$r_2 \cdot e^{j\theta_2} + r_3 \cdot e^{j\theta_3} = r_1 \cdot e^{j\theta_1} + r_4 \cdot e^{j\theta_4}$$

θ_1 : Ángulo de inclinación del eslabón de referencia

θ_2 : Ángulo de inclinación del eslabón impulsor

θ_3 : Ángulo de inclinación del eslabón acoplador

θ_4 : Ángulo de inclinación del eslabón seguidor

Ecuación de Euler

$$e^{\pm j\theta} = \cos\theta \pm j \cdot \text{sen}\theta$$

Ecuaciones para determinar la posición de los eslabones en un mecanismo de cuatro barras

$$\gamma = \cos\left(\frac{r_3^2 + r_4^2 - r_1^2 + r_2^2 + 2 \cdot r_1 \cdot r_2 \cdot \cos\theta_2}{2 \cdot r_3 \cdot r_4}\right)$$

$$\theta_4 = 2 \cdot \text{Atan}\left(\frac{r_2 \cdot \text{sen}\theta_2 - r_3 \cdot \text{sen}\gamma}{r_4 - r_1 + r_2 \cdot \cos\theta_2 - r_3 \cdot \cos\gamma}\right) - \psi$$

$$\theta_3 = 2 \cdot \text{Atan}\left(\frac{-r_2 \cdot \text{sen}\theta_2 - r_4 \cdot \text{sen}\gamma}{r_3 + r_1 - r_2 \cdot \cos\theta_2 - r_4 \cdot \cos\gamma}\right) - \psi$$

γ : Ángulo de transmisión

ψ : Ángulo de rotación del mecanismo

Ecuaciones para determinar la velocidad angular de los eslabones en un mecanismo de cuatro barras

$$\omega_3 = \frac{r_2 \cdot \text{sen}(\theta_2 - \theta_4)}{r_3 \cdot \text{sen}(\theta_4 - \theta_3)} \cdot \omega_2$$

$$\omega_4 = \frac{r_2 \cdot \text{sen}(\theta_2 - \theta_3)}{r_4 \cdot \text{sen}(\theta_4 - \theta_3)} \cdot \omega_2$$

ω_2 : Velocidad angular del eslabón impulsor

ω_3 : Velocidad angular del eslabón acoplador

ω_4 : Velocidad angular del eslabón seguidor

Ecuaciones para determinar la aceleración angular de los eslabones en un mecanismo de cuatro barras

$$\alpha_4 = \frac{r_2 \cdot \text{sen}(\theta_2 - \theta_3) \cdot \alpha_2 + r_2 \cdot \cos(\theta_2 - \theta_3) \cdot \omega_2^2 + r_3 \cdot \omega_3^2 - r_4 \cdot \cos(\theta_4 - \theta_3) \cdot \omega_4^2}{r_4 \cdot \text{sen}(\theta_4 - \theta_3)}$$

$$\alpha_3 = \frac{r_2 \cdot \text{sen}(\theta_2 - \theta_4) \cdot \alpha_2 + r_2 \cdot \cos(\theta_2 - \theta_4) \cdot \omega_2^2 + r_3 \cdot \cos(\theta_4 - \theta_3) \cdot \omega_3^2 - r_4 \cdot \omega_4^2}{r_3 \cdot \text{sen}(\theta_4 - \theta_3)}$$

α_2 : Aceleración angular del eslabón impulsor

α_3 : Aceleración angular del eslabón acoplador

α_4 : Aceleración angular del eslabón seguidor

Ecuación de la diferencia de aceleración entre dos puntos

$$\bar{A}_P = \bar{A}_Q + \bar{A}_{PQ} = \bar{A}_Q + \bar{A}_{PQ}^n + \bar{A}_{PQ}^t$$

\bar{A}_P : Aceleración vectorial del punto P

\bar{A}_Q : Aceleración vectorial del punto Q

\bar{A}_{PQ} : Vector diferencia de aceleración entre los puntos P y Q

\bar{A}_{PQ}^n : Componente normal de \bar{A}_{PQ} , donde $\bar{A}_{PQ}^n = \bar{\omega} \times (\bar{\omega} \times \bar{R}_{PQ})$

\bar{A}_{PQ}^t : Componente tangencial de \bar{A}_{PQ} , donde $\bar{A}_{PQ}^t = \bar{\alpha} \times \bar{R}_{PQ}$

Segunda ley de Newton (principio de D'Alembert)

$$\sum \bar{F} - m \cdot \bar{A}_G = 0$$

$$\sum \bar{M}_G - I_G \cdot \bar{\alpha} = 0$$

$\sum \bar{F}$: Resultante de todas las fuerzas externas que actúan sobre el cuerpo

m: Masa del elemento

\bar{A}_G : Aceleración lineal del centro de gravedad

$\sum \bar{M}_G$: Suma de todos los momentos que actúan sobre el cuerpo, respecto a G

I_G : Momento de inercia respecto al centro de gravedad

$\bar{\alpha}$: Aceleración angular del elemento

Método de Berkof-Lowen de los vectores linealmente independientes para el balanceo de eslabonamientos

$$m_i \cdot a_i \angle \varphi_i = m_i^0 \cdot a_i^0 \angle \varphi_i^0 + m_i^* \cdot a_i^* \angle \varphi_i^*$$

$$m_i = m_i^0 + m_i^*$$

$m_i^0, a_i^0, \varphi_i^0$: Parámetros del eslabonamiento no balanceado

$m_i^*, a_i^*, \varphi_i^*$: Parámetros del contrapeso

m_i, a_i, φ_i : Parámetros obtenidos de las siguientes ecuaciones:

$$m_2 \cdot a_2 = m_3 \cdot a_3 \cdot \frac{r_2}{r_3}$$

$$m_4 \cdot a_4 = m_3 \cdot a_3 \cdot \frac{r_4}{r_3}$$

m_i : Masa del eslabón localizada en el centro de gravedad

a_i, φ_i : Coordenadas que describen la posición de los centros de gravedad

Ecuación para determinar la energía cinética en un sistema en rotación

$$E_K = \frac{1}{2} \cdot I_m \cdot \omega^2$$

E_K : Energía cinética

I_m : Momento de inercia de toda la masa en rotación, respecto al eje de rotación

ω : Velocidad angular del sistema

Momento de inercia de masa para un disco sólido hueco:

$$I_m = \frac{\pi}{2} \cdot \frac{\gamma}{g} \cdot (r_o^4 - r_i^4) \cdot t$$

I_m : Momento de inercia de toda la masa en rotación, respecto al eje de rotación

γ : Peso específico del material

g : Constante gravitacional

t : Espesor del disco

r_i : Radio interno del disco

r_o : Radio externo del disco

Coficiente de fluctuación para el diseño de un volante de inercia

$$C_f = \frac{(\omega_{\max} - \omega_{\min})}{\omega_{\text{prom}}}$$

C_f : Coficiente de fluctuación

ω_{\max} : Máxima velocidad angular alcanzada por el volante en un ciclo de trabajo

ω_{\min} : Mínima velocidad angular alcanzada por el volante en un ciclo de trabajo

ω_{prom} : Velocidad angular promedio del volante

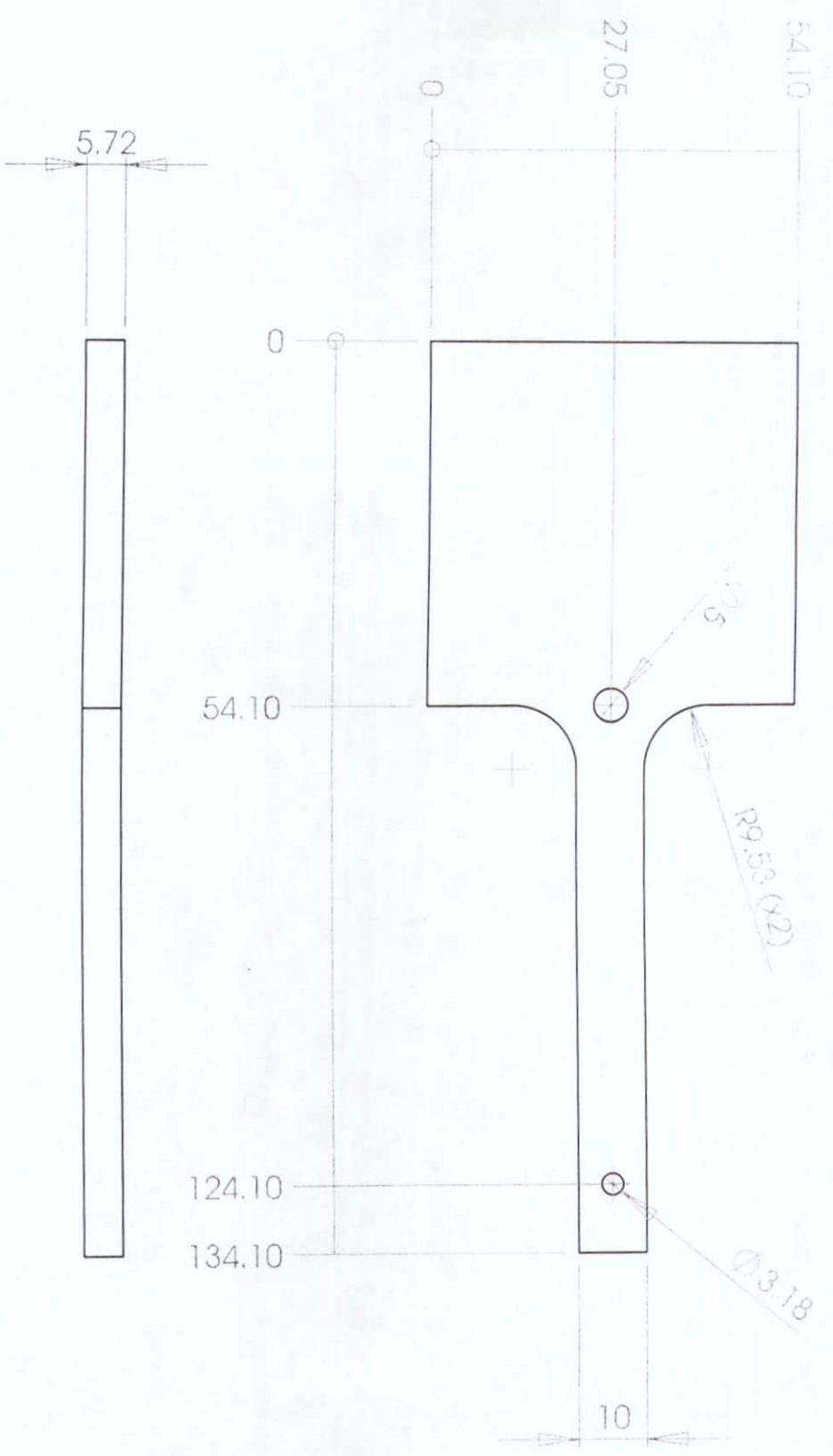
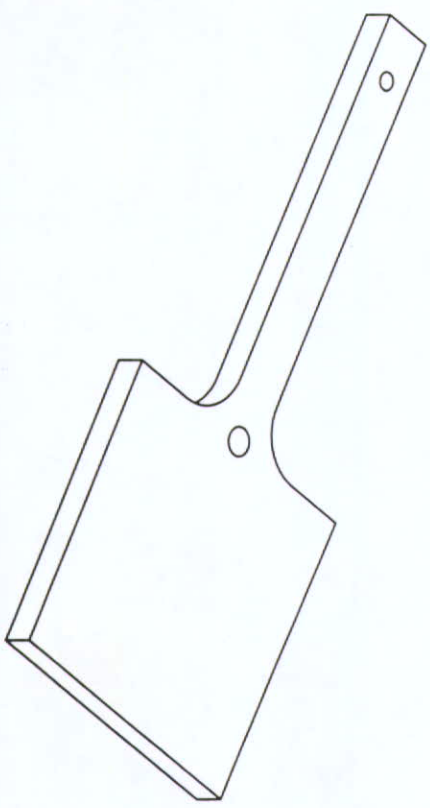
Momento de inercia de masa requerido para el diseño de un volante de inercia

$$I_m = \frac{E_K}{C_f \cdot \omega_{\text{prom}}^2}$$

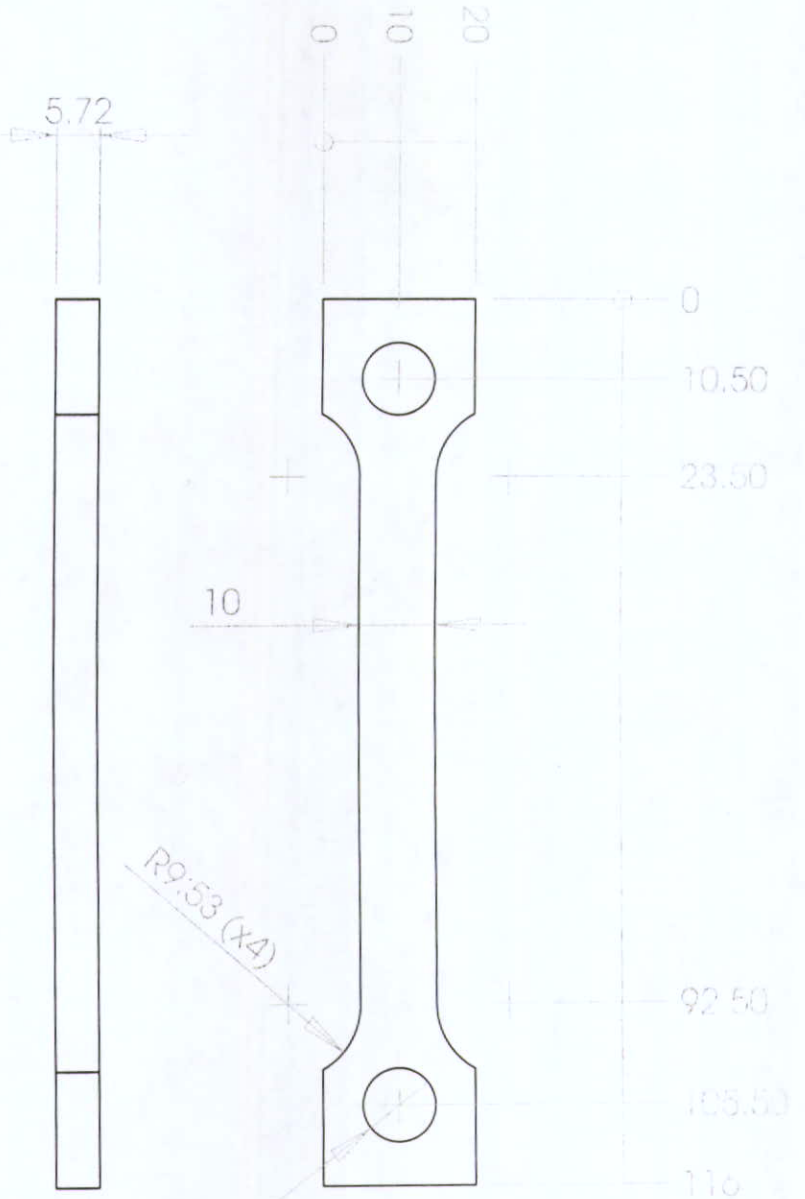
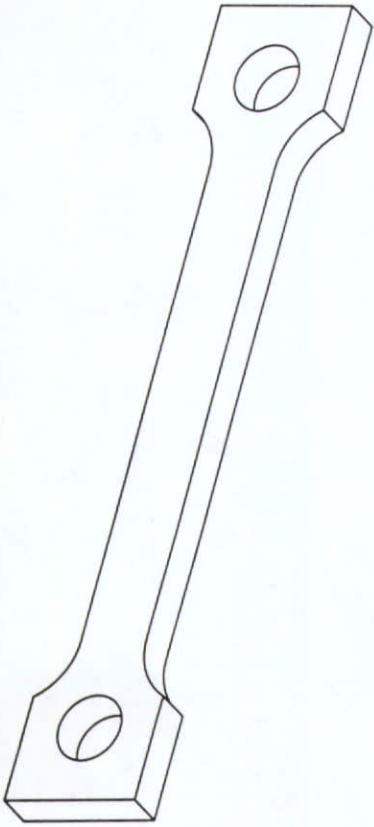
Anexo C: Diseño final de los eslabones

Este anexo muestra la forma y diseño final de los siguientes eslabones del mecanismo de cuatro barras:

- Eslabón impulsor
- Eslabón seguidor
- Eslabón oscilador



DIMENSIONS ARE IN MILLIMETERS		DRAWN	NAME	DATE
TOLERANCES:		CHECKED		
FRACTIONAL ±	ANGULAR: MACH ±	ENG APPR		
TWO PLACE DECIMAL ±	BEND ±	MFG APPR		
THREE PLACE DECIMAL ±		Q.A.		
MATERIAL: Acrílico		COMMENTS:		
FINISH: --				
DO NOT SCALE DRAWING				
Reloj Péndulo Invertido				
Eslabón impulsor				
SIZE: A	DWG. NO: 1	REVISIONS:		REV.
SCALE: 1:1	WEIGHT:	SHEET 1 OF 3		

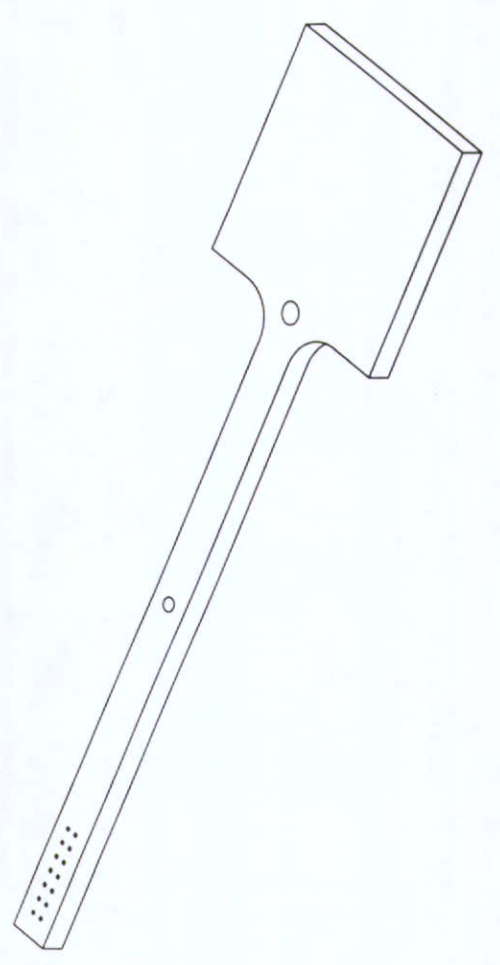
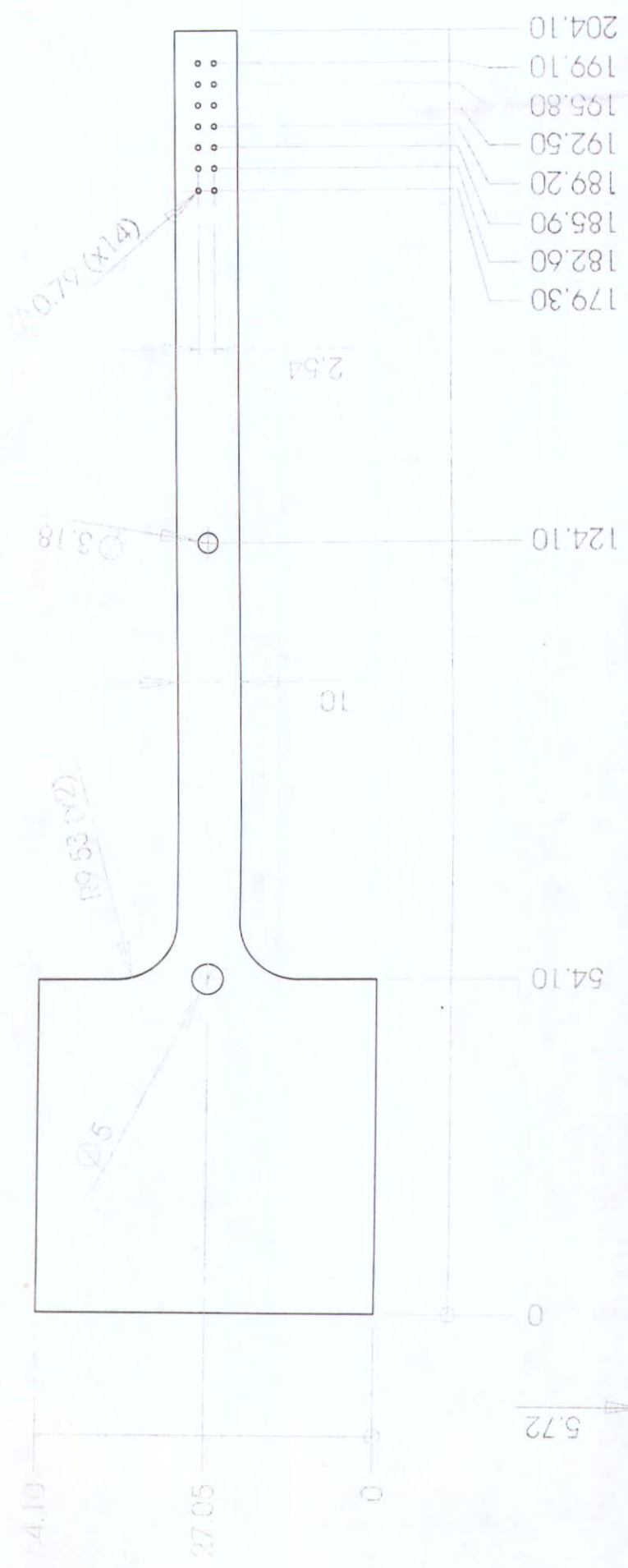


DIMENSIONS ARE IN MILLIMETERS
 TOLERANCES:
 FRACTIONAL ±
 ANGULAR: MACH ± BEND ±
 TWO PLACE DECIMAL ±
 THREE PLACE DECIMAL ±

FINISH	MATERIAL	Q.A.	COMMENTS	DRAWN	CHECKED	ENG APPR.	MFG APPR.	NAME	DATE
---	Acrylic								

Reloj Péndulo Invertido		SIZE	DWG. NO.	REV.
Eslabón seguidor		A	2	
SCALE: 1:1	WEIGHT:	SHEET 2 OF 3		

DO NOT SCALE DRAWING



DIMENSIONS ARE IN MILLIMETERS		DRAWN		NAME		DATE	
TOLERANCES:		CHECKED					
FRACTIONAL: ±		ENG APPR					
ANGULAR: MACH ±		MFG APPR					
BEND ±		Q.A.					
TWO PLACE DECIMAL ±		COMMENTS:					
THREE PLACE DECIMAL ±							
MATERIAL: Acrílico							
FINISH: --							
DO NOT SCALE DRAWING							

Reloj Péndulo Invertido

Eslabón oscilador

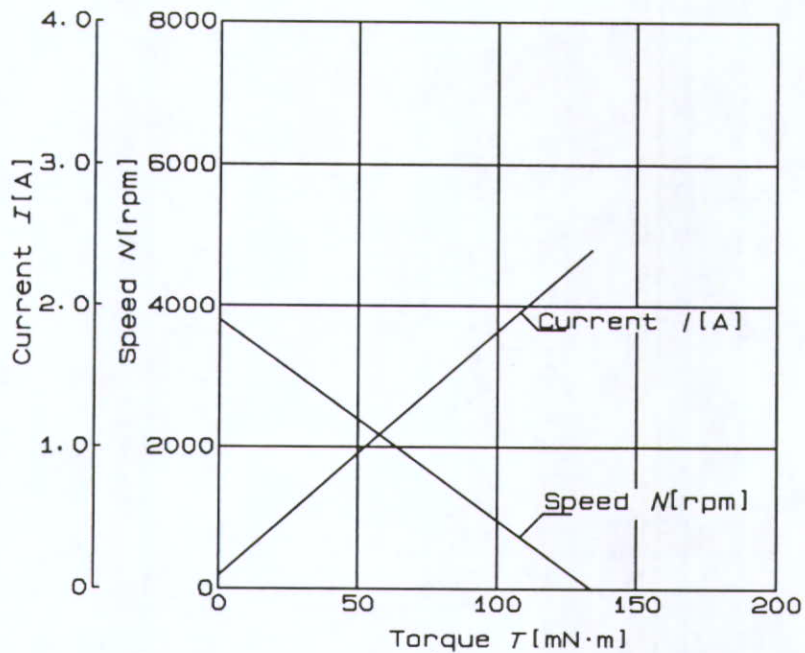
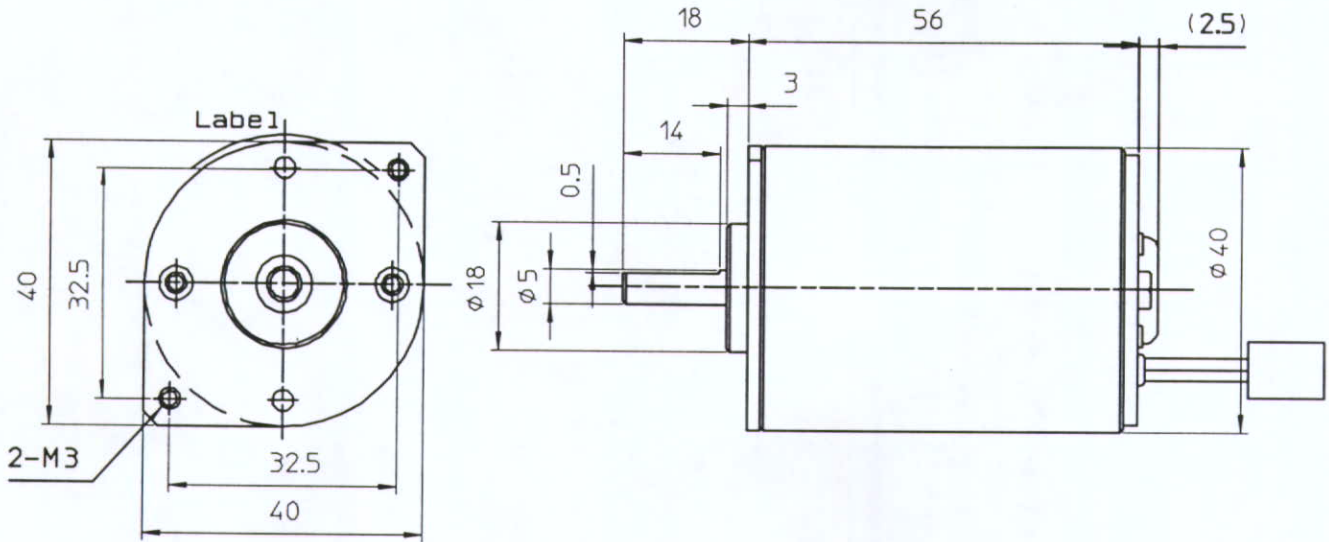
SIZE [DWG. NO.]
A 3
 SCALE: 1:1 WEIGHT:
 SHEET 3 OF 3

Anexo D: Especificaciones de los componentes eléctricos y electrónicos

En este anexo se muestran las especificaciones técnicas de los siguientes componentes:

- Motor DC modelo NC4056A
- Microcontrolador 8032AH
- *Latch* SN74LS373
- Memoria *ROM* 28C64
- Cristal de 11.0596 MHz
- *Driver* 74LS245
- Foto interruptor GP1A71A
- Regulador de voltaje L7805

NC4056A



Performance Graph (Rated Voltage DC 24[V])

NISCA Corporation

E-Mail <info@nisca.co.jp>



PRELIMINARY

8XC52/54/58 CHMOS SINGLE-CHIP 8-BIT MICROCONTROLLER

Commercial/Express

87C52/80C52/80C32/87C54/80C54/87C58/80C58

*See Table 1 for Proliferation Options

- High Performance CHMOS EPROM/ROM/CPU
- 12/24/33 MHz Operations
- Three 16-Bit Timer/Counters
- Programmable Clock Out
- Up/Down Timer/Counter
- Three Level Program Lock System
- 8K/16K/32K On-Chip Program Memory
- 256 Bytes of On-Chip Data RAM
- Improved Quick Pulse Programming Algorithm
- Boolean Processor
- 32 Programmable I/O Lines
- 6 Interrupt Sources
- Programmable Serial Channel with:
 - Framing Error Detection
 - Automatic Address Recognition
- TTL and CMOS Compatible Logic Levels
- 64K External Program Memory Space
- 64K External Data Memory Space
- MCS® 51 Microcontroller Compatible Instruction Set
- Power Saving Idle and Power Down Modes
- ONCE (On-Circuit Emulation) Mode
- Four-Level Interrupt Priority
- Extended Temperature Range Except for 33 MHz Offering (–40°C to +85°C)

MEMORY ORGANIZATION

ROM Device	EPROM Version	ROMless Version	ROM/EPROM Bytes	RAM Bytes
80C52	87C52	80C32	8K	256
80C54	87C54	80C32	16K	256
80C58	87C58	80C32	32K	256

These devices can address up to 64 Kbytes of external program/data memory.

The Intel 8XC52/8XC54/8XC58 is a single-chip control-oriented microcontroller which is fabricated on Intel's reliable CHMOS III-E technology. Being a member of the MCS 51 family of controllers, the 8XC52/8XC54/8XC58 uses the same powerful instruction set, has the same architecture, and is pin-for-pin compatible with the existing MCS 51 family of products. The 8XC52/8XC54/8XC58 is an enhanced version of the 87C51/80C51BH/80C31BH. The added features make it an even more powerful microcontroller for applications that require clock output, and up/down counting capabilities such as motor control. It also has a more versatile serial channel that facilitates multi-processor communications.

Throughout this document 8XC5X will refer to the 8XC52, 80C32, 8XC54 and 8XC58 unless information applies to a specific device.

*Other brands and names are the property of their respective owners. Information in this document is provided in connection with Intel products. Intel assumes no liability whatsoever, including infringement of any patent or copyright, for sale and use of Intel products except as provided in Intel's Terms and Conditions of Sale for such products. Intel retains the right to make changes to these specifications at any time, without notice. Microcomputer Products may have minor variations to this specification known as errata.

Table 1. Proliferations Options

	Standard*1	-1	-2	-24	-33
80C32	X	X	X	X	X
80C52	X	X	X	X	X
87C52	X	X	X	X	X
80C54	X	X	X	X	X
87C54	X	X	X	X	X
80C58	X	X	X	X	X
87C58	X	X	X	X	X

NOTES:

- *1 3.5 MHz to 12 MHz; 5V ±20%
- 1 3.5 MHz to 16 MHz; 5V ±20%
- 2 0.5 MHz to 12 MHz; 5V ±20%
- 24 3.5 MHz to 24 MHz; 5V ±20%
- 33 3.5 MHz to 33 MHz; 5V ±10%

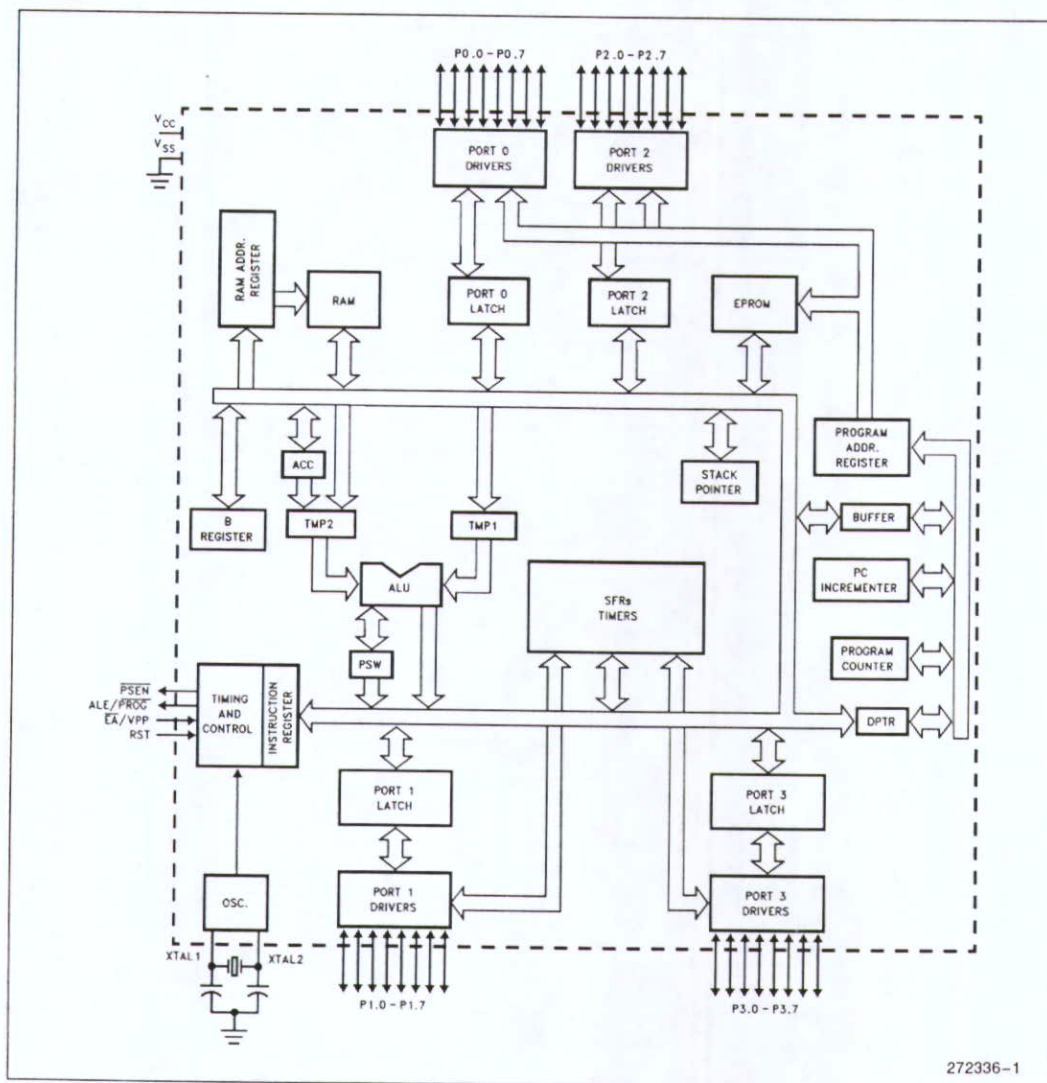


Figure 1. 8XC5X Block Diagram

272336-1

PROCESS INFORMATION

This device is manufactured on P629.0, a CHMOS III-E process. Additional process and reliability information is available in Intel's *Components Quality and Reliability Handbook*, Order No. 210997.

PACKAGES

Part	Prefix	Package Type
8XC5X	P	40-Pin Plastic DIP (OTP)
87C5X	D	40-Pin Cerdip (EPROM)
8XC5X	N	44-Pin PLCC (OTP)
8XC5X	S	44-Pin QFP (OTP)

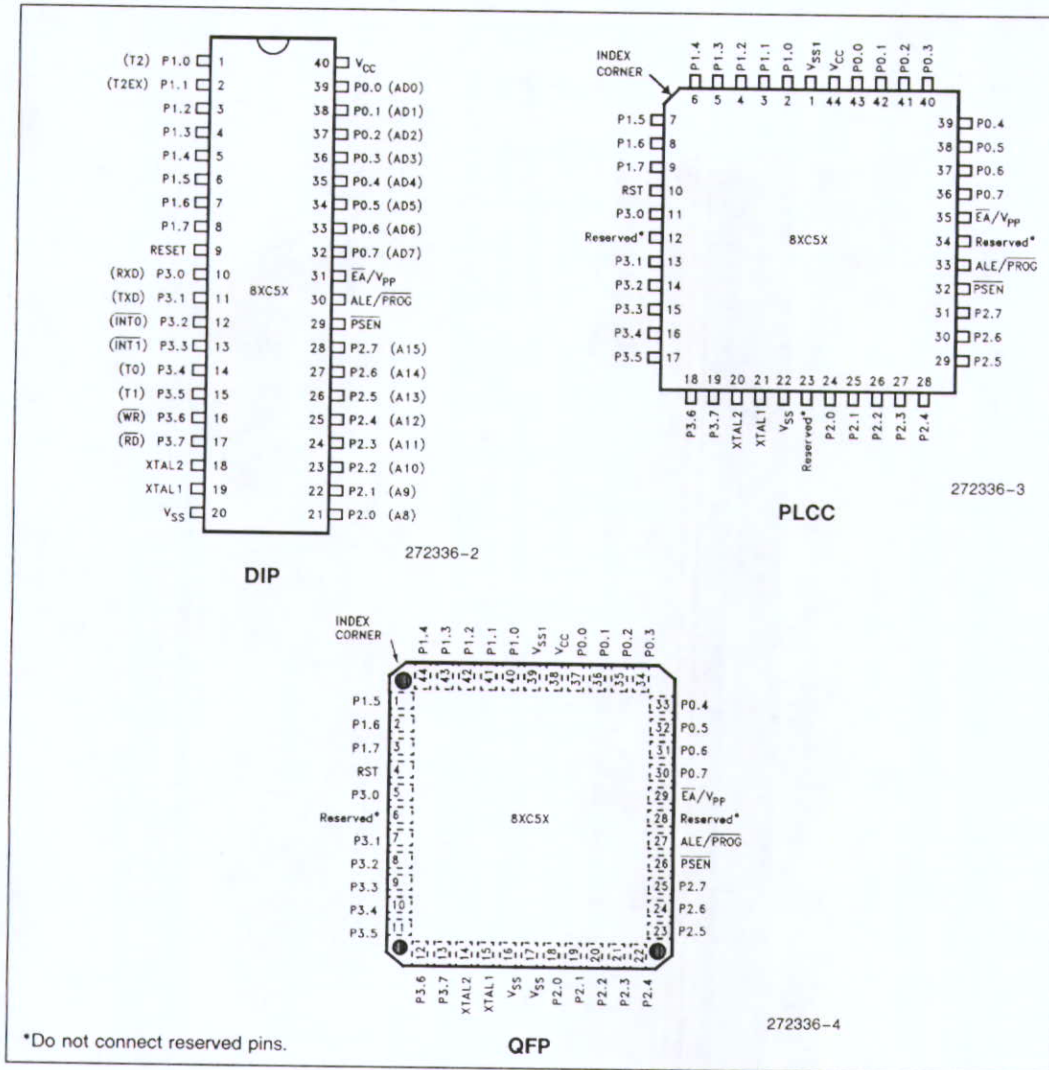


Figure 2. Pin Connections

PIN DESCRIPTIONS

V_{CC}: Supply voltage.

V_{SS}: Circuit ground.

V_{SS1}: Secondary ground (not on DIP). Provided to reduce ground bounce and improve power supply by-passing.

NOTE:

This pin is not a substitute for the V_{SS} pin (pin 22). (Connection not necessary for proper operation.)

Port 0: Port 0 is an 8-bit, open drain, bidirectional I/O port. As an output port each pin can sink several LS TTL inputs. Port 0 pins that have 1's written to them float, and in that state can be used as high-impedance inputs.

Port 0 is also the multiplexed low-order address and data bus during accesses to external Program and Data Memory. In this application it uses strong internal pullups when emitting 1's, and can source and sink several LS TTL inputs.

Port 0 also receives the code bytes during EPROM programming, and outputs the code bytes during program verification. External pullup resistors are required during program verification.

Port 1: Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can drive LS TTL inputs. Port 1 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 1 pins that are externally pulled low will source current (I_{IL}, on the data sheet) because of the internal pullups.

In addition, Port 1 serves the functions of the following special features of the 8XC5X:

Port Pin	Alternate Function
P1.0	T2 (External Count Input to Timer/Counter 2), Clock-Out
P1.1	T2EX (Timer/Counter 2 Capture/Reload Trigger and Direction Control)

Port 1 receives the low-order address bytes during EPROM programming and verifying.

Port 2: Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can drive LS TTL inputs. Port 2 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 2

pins that are externally pulled low will source current (I_{IL}, on the data sheet) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external Program Memory and during accesses to external Data Memory that use 16-bit addresses (MOVX @DPTR). In this application it uses strong internal pullups when emitting 1's. During accesses to external Data Memory that use 8-bit addresses (MOVX @Ri), Port 2 emits the contents of the P2 Special Function Register.

Some Port 2 pins receive the high-order address bits during EPROM programming and program verification.

Port 3: Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can drive LS TTL inputs. Port 3 pins that have 1's written to them are pulled high by the internal pullups, and in that state can be used as inputs. As inputs, Port 3 pins that are externally pulled low will source current (I_{IL}, on the data sheet) because of the pullups.

Port 3 also serves the functions of various special features of the 8051 Family, as listed below:

Port Pin	Alternate Function
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (Timer 0 external input)
P3.5	T1 (Timer 1 external input)
P3.6	WR (external data memory write strobe)
P3.7	RD (external data memory read strobe)

RST: Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. The port pins will be driven to their reset condition when a minimum V_{IHI} voltage is applied whether the oscillator is running or not. An internal pulldown resistor permits a power-on reset with only a capacitor connected to V_{CC}.

ALE: Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin (ALE/PROG) is also the program pulse input during EPROM programming for the 87C5X.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With this bit set, the pin is weakly pulled high. However, the ALE disable feature will be suspended during a MOVX or MOVC instruction, idle mode, power down mode and ICE mode. The ALE disable feature will be terminated by reset. When the ALE disable feature is suspended or terminated, the ALE pin will no longer be pulled up weakly. Setting the ALE-disable bit has no affect if the microcontroller is in external execution mode.

Throughout the remainder of this data sheet, ALE will refer to the signal coming out of the ALE/PROG pin, and the pin will be referred to as the ALE/PROG pin.

PSEN: Program Store Enable is the read strobe to external Program Memory.

When the 8XC5X is executing code from external Program Memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external Data Memory.

EA/Vpp: External Access enable. EA must be strapped to VSS in order to enable the device to fetch code from external Program Memory locations 0000H to 0FFFFH. Note, however, that if any of the Lock bits are programmed, EA will be internally latched on reset.

EA should be strapped to VCC for internal program executions.

This pin also receives the programming supply voltage (Vpp) during EPROM programming.

XTAL1: Input to the inverting oscillator amplifier.

XTAL2: Output from the inverting oscillator amplifier.

OSCILLATOR CHARACTERISTICS

XTAL1 and XTAL2 are the input and output, respectively, of a inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 3. Either a quartz crystal or ceramic resonator may be used. More detailed information concerning the use of the on-chip oscillator is available in Application Note AP-155, "Oscillators for Microcontrollers", Order No. 230659.

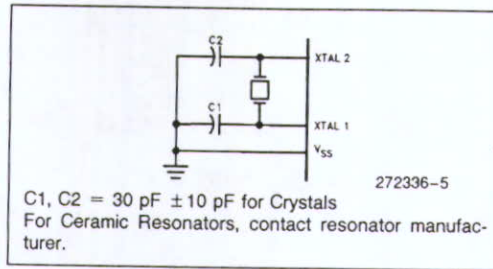


Figure 3. Oscillator Connections

To drive the device from an external clock source, XTAL1 should be driven, while XTAL2 floats, as shown in Figure 4. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum high and low times specified on the data sheet must be observed.

An external oscillator may encounter as much as a 100 pF load at XTAL1 when it starts up. This is due to interaction between the amplifier and its feedback capacitance. Once the external signal meets the VIL and VIH specifications the capacitance will not exceed 20 pF.

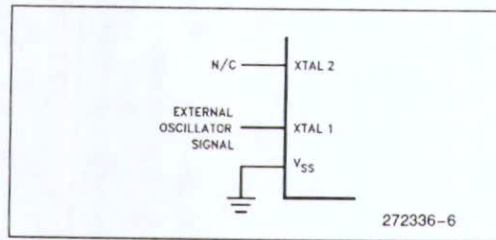


Figure 4. External Clock Drive Configuration

IDLE MODE

The user's software can invoke the Idle Mode. When the microcontroller is in this mode, power consumption is reduced. The Special Function Registers and the onboard RAM retain their values during Idle, but the processor stops executing instructions. Idle Mode will be exited if the chip is reset or if an enabled interrupt occurs.

Table 2. Status of the External Pins during Idle and Power Down

Mode	Program Memory	ALE	$\overline{\text{PSEN}}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

POWER DOWN MODE

To save even more power, a Power Down mode can be invoked by software. In this mode, the oscillator is stopped and the instruction that invoked Power Down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power Down mode is terminated.

On the 8XC5X either a hardware reset or an external interrupt can cause an exit from Power Down. Reset redefines all the SFRs but does not change the on-chip RAM. An external interrupt allows both the SFRs and on-chip RAM to retain their values.

To properly terminate Power Down, the reset or external interrupt should not be executed before V_{CC} is restored to its normal operating level, and must be held active long enough for the oscillator to restart and stabilize (normally less than 10 ms).

With an external interrupt, INT0 and INT1 must be enabled and configured as level-sensitive. Holding the pin low restarts the oscillator but bringing the pin back high completes the exit. Once the interrupt is serviced, the next instruction to be executed after RETI will be the one following the instruction that put the device into Power Down.

DESIGN CONSIDERATION

- The window on the D87C5X must be covered by an opaque label. Otherwise, the DC and AC characteristics may not be met, and the device may be functionally impaired.

NOTE:

For more detailed information on the reduced power modes refer to current Embedded Microcontrollers and Processors Handbook Volume I, (Order No. 270645) and Application Note AP-252 (Embedded Applications Handbook, Order No. 270648), "Designing with the 80C51BH."

- When the idle mode is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

ONCE MODE

The ONCE ("On-Circuit Emulation") Mode facilitates testing and debugging of systems using the 8XC5X without the 8XC5X having to be removed from the circuit. The ONCE Mode is invoked by:

- 1) Pull ALE low while the device is in reset and $\overline{\text{PSEN}}$ is high;
- 2) Hold ALE low as RST is deactivated.

While the device is in ONCE Mode, the Port 0 pins float and the other port pins and ALE and $\overline{\text{PSEN}}$ are weakly pulled high. The oscillator circuit remains active. While the 8XC5X is in this mode, an emulator or test CPU can be used to drive the circuit. Normal operation is restored when a normal reset is applied.



8XC5X EXPRESS

The Intel EXPRESS system offers enhancements to the operational specifications of the MCS 51 family of microcontrollers. These EXPRESS products are designed to meet the needs of those applications whose operating requirements exceed commercial standards.

The EXPRESS program includes the commercial standard temperature range with burn-in and an extended temperature range with or without burn-in.

With the commercial standard temperature range, operational characteristics are guaranteed over the temperature range of 0°C to +70°C. With the extended temperature range option, operational characteristics are guaranteed over the range of -40°C to +85°C.

The optional burn-in is dynamic for a minimum time of 168 hours at 125°C with $V_{CC} = 6.9V \pm 0.25V$, following guidelines in MIL-STD-883, Method 1015.

Package types and EXPRESS versions are identified by a one- or two-letter prefix to the part number. The prefixes are listed in Table 3.

For the extended temperature range option, this data sheet specifies the parameters which deviate from their commercial temperature range limits.

NOTE:

Intel offers Express Temperature specifications for all 8XC5X speed options except for 33 MHz.

Table 3. Prefix Identification

Prefix	Package Type	Temperature Range	Burn-In
P	Plastic	Commercial	No
D	Cerdip	Commercial	No
N	PLCC	Commercial	No
S	QFP	Commercial	No
TP	Plastic	Extended	No
TD	Cerdip	Extended	No
TN	PLCC	Extended	No
TS	QFP	Extended	No
LP	Plastic	Extended	Yes
LD	Cerdip	Extended	Yes
LN	PLCC	Extended	Yes
LS	QFP	Extended	Yes

NOTE:

Contact distributor or local sales office to match EXPRESS prefix with proper device.

EXAMPLES:

P80C52 indicates 80C52 in a plastic package and specified for commercial temperature range, without burn-in. TD80C52 indicates 80C52 in a Cerdip package and specified for extended temperature range, without burn-in.



ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature Under Bias . . . -40°C to +85°C
 Storage Temperature -65°C to +150°C
 Voltage on EA/V_{PP} Pin to V_{SS} 0V to +13.0V
 Voltage on Any Other Pin to V_{SS} . . . -0.5V to +6.5V
 I_{OL} Per I/O Pin 15 mA
 Power Dissipation 1.5W
 (based on PACKAGE heat transfer limitations, not device power consumption)

NOTICE: This data sheet contains preliminary information on new products in production. The specifications are subject to change without notice. Verify with your local Intel Sales office that you have the latest data sheet before finalizing a design.

**WARNING: Stressing the device beyond the "Absolute Maximum Ratings" may cause permanent damage. These are stress ratings only. Operation beyond the "Operating Conditions" is not recommended and extended exposure beyond the "Operating Conditions" may affect device reliability.*

OPERATING CONDITIONS

Symbol	Description	Min	Max	Units
T _A	Ambient Temperature Under Bias Commercial	0	+70	°C
	Express	-40	+85	°C
V _{CC}	Supply Voltage	4.0	6.0	V
	8XC5X-33	4.5	5.5	V
f _{OSC}	Oscillator Frequency 8XC5X	3.5	12	MHz
	8XC5X-1	3.5	16	MHz
	8XC5X-2	0.5	12	MHz
	8XC5X-24	3.5	24	MHz
	8XC5X-33	3.5	33	MHz

DC CHARACTERISTICS (Over Operating Conditions)

All parameter values apply to all devices unless otherwise indicated.

Symbol	Parameter	Min	Typ (Note 4)	Max	Unit	Test Conditions
V _{IL}	Input Low Voltage	-0.5		0.2 V _{CC} - 0.1	V	
V _{IL1}	Input Low Voltage \overline{EA}	0		0.2 V _{CC} - 0.3	V	
V _{IH}	Input High Voltage (Except XTAL1, RST)	0.2 V _{CC} + 0.9		V _{CC} + 0.5	V	
V _{IH1}	Input High Voltage (XTAL1, RST)	0.7 V _{CC}		V _{CC} + 0.5	V	
V _{OL}	Output Low Voltage (Note 5) (Ports 1, 2 and 3)			0.3	V	I _{OL} = 100 μA (Note 1)
				0.45	V	I _{OL} = 1.6 mA (Note 1)
				1.0	V	I _{OL} = 3.5 mA (Note 1)
V _{OL1}	Output Low Voltage (Note 5) (Port 0, ALE, PSEN)			0.3	V	I _{OL} = 200 μA (Note 1)
				0.45	V	I _{OL} = 3.2 mA (Note 1)
				1.0	V	I _{OL} = 7.0 mA (Note 1)
V _{OH}	Output High Voltage (Ports 1, 2 and 3, ALE, PSEN)	V _{CC} - 0.3			V	I _{OH} = -10 μA
		V _{CC} - 0.7			V	I _{OH} = -30 μA
		V _{CC} - 1.5			V	I _{OH} = -60 μA

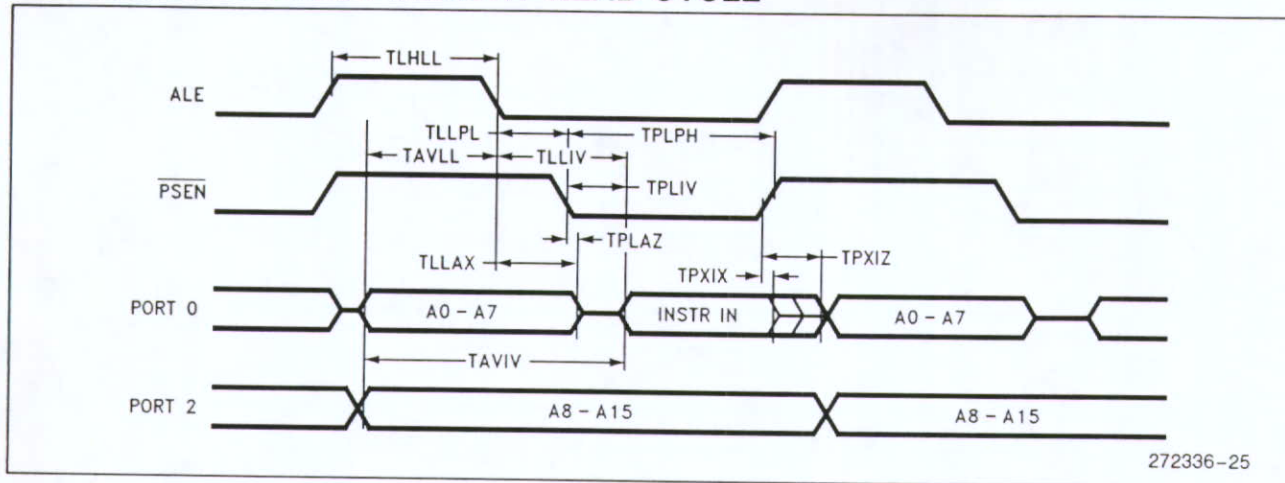
DC CHARACTERISTICS (Over Operating Conditions) (Continued)
 All parameter values apply to all devices unless otherwise indicated.

Symbol	Parameter	Min	Typ (Note 4)	Max	Unit	Test Conditions
V _{OH1}	Output High Voltage (Port 0 in External Bus Mode)	V _{CC} - 0.3			V	I _{OH} = -200 μA
		V _{CC} - 0.7			V	I _{OH} = -3.2 mA
		V _{CC} - 1.5			V	I _{OH} = -7.0 mA
I _{IL}	Logical 0 Input Current (Ports 1, 2 and 3)			-50	μA	V _{IN} = 0.45V
I _{LI}	Input leakage Current (Port 0)			± 10	μA	V _{IN} = V _{IL} or V _{IH}
I _{TL}	Logical 1 to 0 Transition Current (Ports 1, 2 and 3) Commercial Express			-650 -750	μA μA	V _{IN} = 2V
RRST	RST Pulldown Resistor	40		225	KΩ	
CIO	Pin Capacitance		10		pF	@1 MHz, 25°C
I _{CC}	Power Supply Current: Active Mode at 12 MHz (Figure 5) at 16 MHz at 24 MHz at 33 MHz (8XC5X-33) Idle Mode at 12 MHz (Figure 5) at 16 MHz at 24 MHz at 33 MHz (8XC5X-33) Power Down Mode 8XC5X-33					(Note 3)
			15	30	mA	
			20	38	mA	
			28	56	mA	
			35	56	mA	
			5	7.5	mA	
			6	9.5	mA	
			7	13.5	mA	
			7	15	mA	
			5	75	μA	
	5	50	μA			

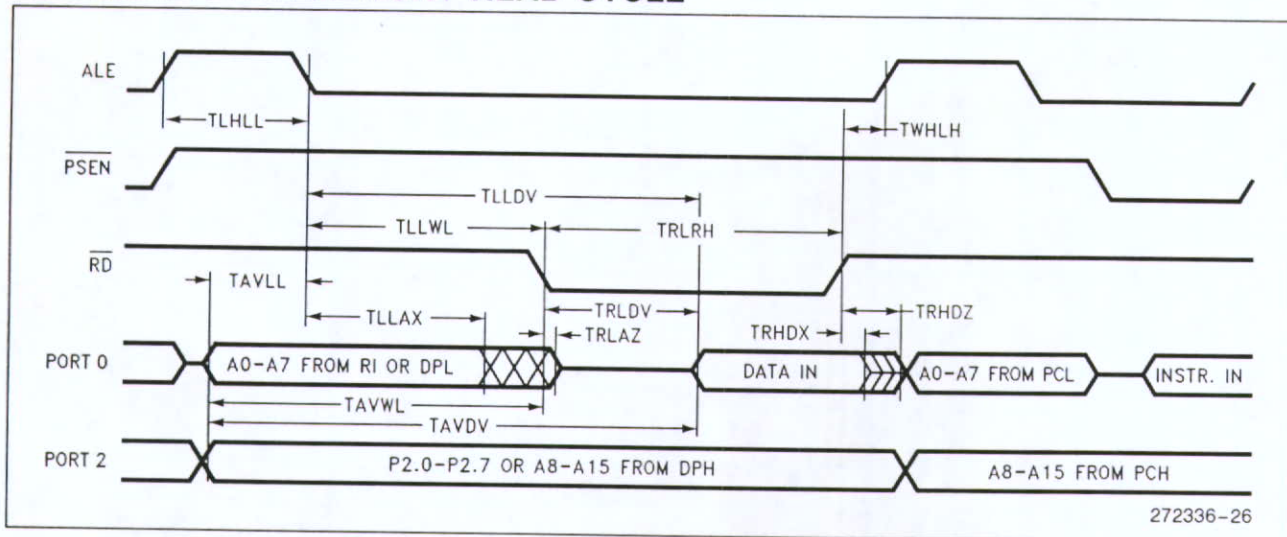
NOTES:

- Capacitive loading on Ports 0 and 2 may cause noise pulses above 0.4V to be superimposed on the V_{OL}s of ALE and Ports 1, 2 and 3. The noise is due to external bus capacitance discharging into the Port 0 and Port 2 pins when these pins change from 1 to 0. In applications where capacitive loading exceeds 100 pF, the noise pulses on these signals may exceed 0.8V. It may be desirable to qualify ALE or other signals with a Schmitt Triggers, or CMOS-level input logic.
- Capacitive loading on Ports 0 and 2 cause the V_{OH} on ALE and PSEN to drop below the 0.9 V_{CC} specification when the address lines are stabilizing.
- See Figures 6-9 for test conditions. Minimum V_{CC} for Power Down is 2V.
- Typicals are based on a limited number of samples and are not guaranteed. The values listed are at room temperature and 5V.
- Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10mA
 Maximum I_{OL} per 8-bit port—
 Port 0: 26 mA
 Ports 1, 2 and 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

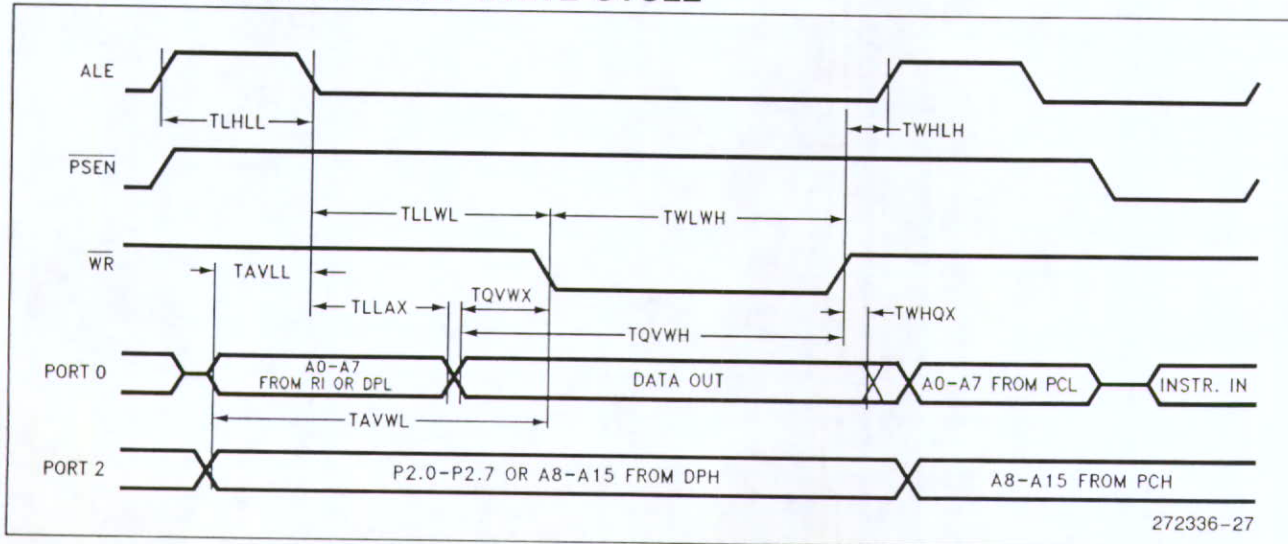
EXTERNAL PROGRAM MEMORY READ CYCLE



EXTERNAL DATA MEMORY READ CYCLE



EXTERNAL DATA MEMORY WRITE CYCLE

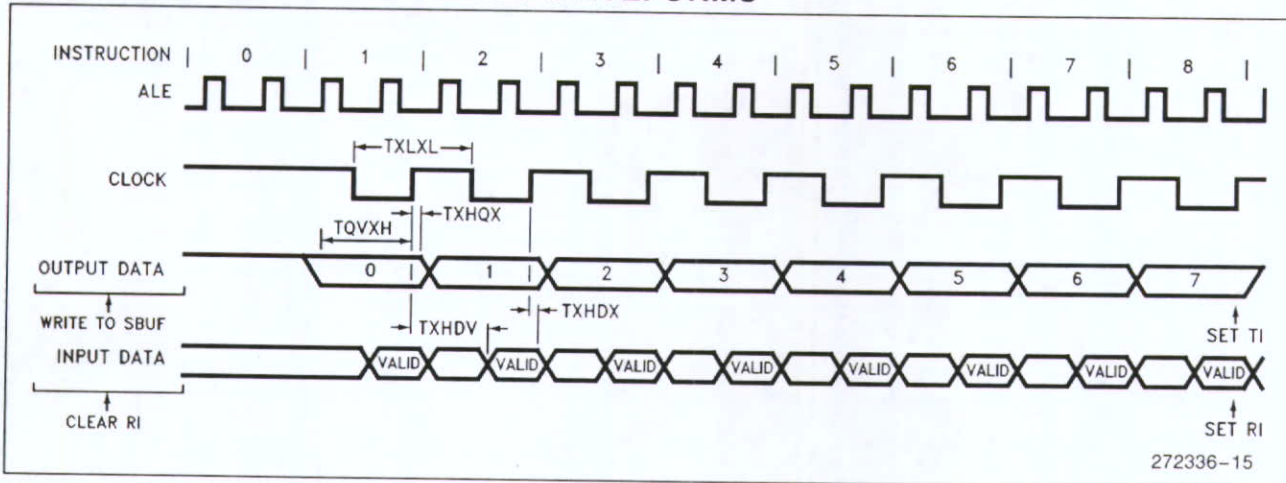


SERIAL PORT TIMING - SHIFT REGISTER MODE

Test Conditions: Over Operating Conditions; Load Capacitance = 80 pF

Symbol	Parameter	Oscillator								Units
		12 MHz		24 MHz		33 MHz		Variable		
		Min	Max	Min	Max	Min	Max	Min	Max	
TXLXL	Serial Port Clock Cycle Time	1		0.50		0.36		12 TCLCL		μ s
TQVXH	Output Data Setup to Clock Rising Edge	700		284		167		10 TCLCL - 133		ns
TXHQX	Output Data Hold after Clock Rising Edge 8XC5X 8XC5X-24/33	50								ns ns
				34		10	2 TCLCL - 117 2 TCLCL - 50			
TXHDX	Input Data Hold After Clock Rising Edge	0			0		0	0		ns
TXHDV	Clock Rising Edge to Input Data Valid		700		283		167			ns

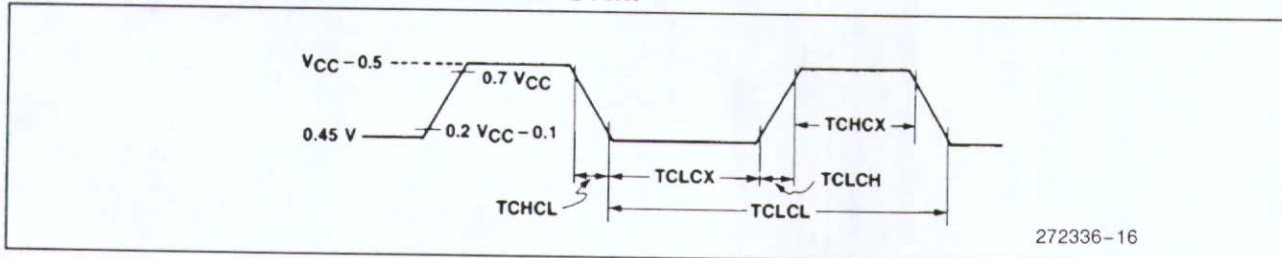
SHIFT REGISTER MODE TIMING WAVEFORMS



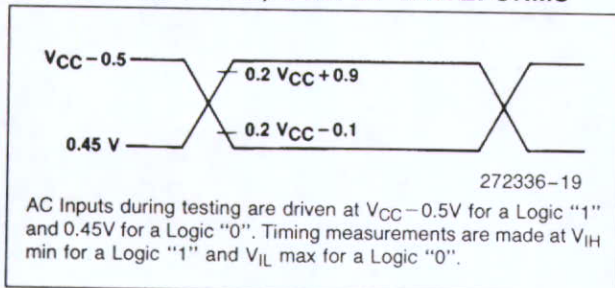
EXTERNAL CLOCK DRIVE

Symbol	Parameter	Min	Max	Units
1/TCLCL	Oscillator Frequency			MHz
	8XC5X	3.5	12	MHz
	8XC5X-1	3.5	16	MHz
	8XC5X-2	0.5	12	MHz
	8XC5X-24	3.5	24	MHz
	8XC5X-33	3.5	33	MHz
TCHCX	High Time	20		ns
	8XC5X-24/33	$0.35 T_{OSC}$	$0.65 T_{OSC}$	ns
TCLCX	Low Time	20		ns
	8XC5X-24/33	$0.35 T_{OSC}$	$0.65 T_{OSC}$	ns
TCLCH	Rise Time		20	ns
	8XC5X-24		10	ns
	8XC5X-33		5	ns
TCHCL	Fall Time		20	ns
	8XC5X-24		10	ns
	8XC5X-33		5	ns

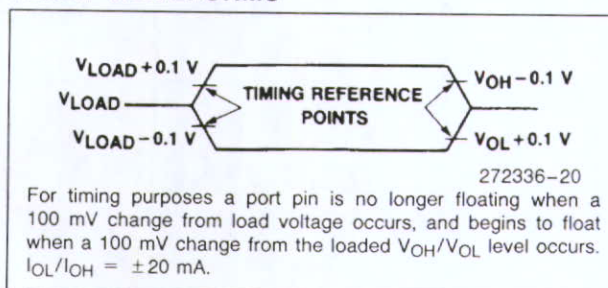
EXTERNAL CLOCK DRIVE WAVEFORM



AC TESTING INPUT, OUTPUT WAVEFORMS



FLOAT WAVEFORMS



PROGRAMMING THE EPROM

The part must be running with a 4 MHz to 6 MHz oscillator. The address of an EPROM location to be programmed is applied to address lines while the code byte to be programmed in that location is applied to data lines. Control and program signals must be held at the levels indicated in Table 4. Normally \overline{EA}/V_{PP} is held at logic high until just before $ALE/PROG$ is to be pulsed. The \overline{EA}/V_{PP} is raised to V_{PP} , $ALE/PROG$ is pulsed low and then \overline{EA}/V_{PP} is returned to a high (also refer to timing diagrams).

NOTES:

- Exceeding the V_{PP} maximum for any amount of time could damage the device permanently. The V_{PP} source must be well regulated and free of glitches.

DEFINITION OF TERMS

ADDRESS LINES: P1.0–P1.7, P2.0–P2.5 respectively for A0–A13.

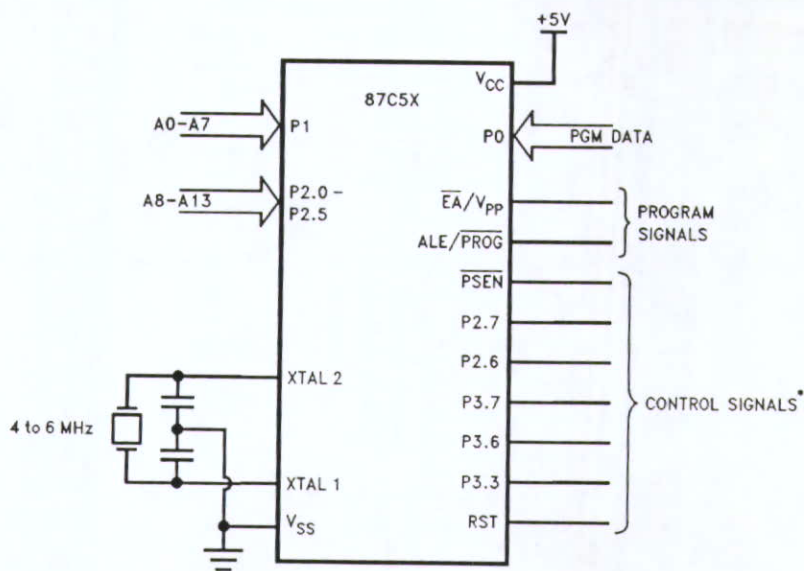
DATA LINES: P0.0–P0.7 for D0–D7.

CONTROL SIGNALS: RST, \overline{PSEN} , P2.6, P2.7, P3.3, P3.6, P3.7

PROGRAM SIGNALS: ALE/\overline{PROG} , \overline{EA}/V_{PP}

Table 4. EPROM Programming Modes

Mode	RST	\overline{PSEN}	$ALE/PROG$	\overline{EA}/V_{PP}	P2.6	P2.7	P3.3	P3.6	P3.7
Program Code Data	H	L		12.75V	L	H	H	H	H
Verify Code Data	H	L	H	H	L	L	L	H	H
Program Encryption Array Address 0–3FH	H	L		12.75V	L	H	H	L	H
Program Lock Bits	Bit 1	H		12.75V	H	H	H	H	H
	Bit 2	H		12.75V	H	H	H	L	L
	Bit 3	H		12.75V	H	L	H	H	L
Read Signature Byte	H	L	H	H	L	L	L	L	L



*See Table 4 for proper input on these pins

272336-21

Figure 10. Programming the EPROM

PROGRAMMING ALGORITHM

Refer to Table 4 and Figures 10 and 11 for address, data, and control signals set up. To program the 87C5X the following sequence must be exercised.

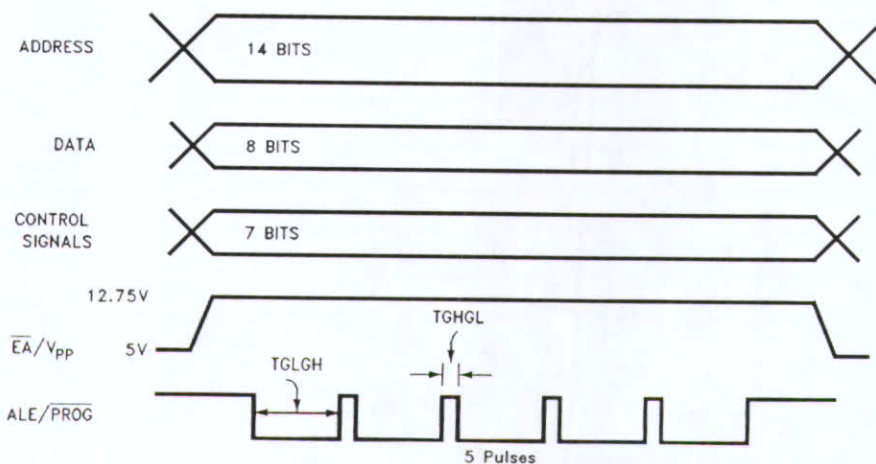
1. Input the valid address on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} from V_{CC} to $12.75V \pm 0.25V$.
5. Pulse ALE/\overline{PROG} 5 times for the EPROM array, and 25 times for the encryption table and the lock bits.

Repeat 1 through 5 changing the address and data for the entire array or until the end of the object file is reached.

PROGRAM VERIFY

Program verify may be done after each byte or block of bytes is programmed. In either case a complete verify of the programmed array will ensure reliable programming of the 87C5X.

The lock bits cannot be directly verified. Verification of the lock bits is done by observing that their features are enabled.



272336-22

Figure 11. Programming Signal's Waveforms

SN54LS373, SN54LS374, SN54S373, SN54S374, SN74LS373, SN74LS374, SN74S373, SN74S374

OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS

SDLS165B - OCTOBER 1975 - REVISED AUGUST 2002

- Choice of Eight Latches or Eight D-Type Flip-Flops in a Single Package
- 3-State Bus-Driving Outputs
- Full Parallel Access for Loading
- Buffered Control Inputs
- Clock-Enable Input Has Hysteresis to Improve Noise Rejection ('S373 and 'S374)
- P-N-P Inputs Reduce DC Loading on Data Lines ('S373 and 'S374)

description

These 8-bit registers feature 3-state outputs designed specifically for driving highly capacitive or relatively low-impedance loads. The high-impedance 3-state and increased high-logic-level drive provide these registers with the capability of being connected directly to and driving the bus lines in a bus-organized system without need for interface or pullup components. These devices are particularly attractive for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

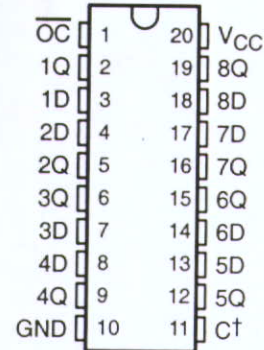
The eight latches of the 'LS373 and 'S373 are transparent D-type latches, meaning that while the enable (C or CLK) input is high, the Q outputs follow the data (D) inputs. When C or CLK is taken low, the output is latched at the level of the data that was set up.

The eight flip-flops of the 'LS374 and 'S374 are edge-triggered D-type flip-flops. On the positive transition of the clock, the Q outputs are set to the logic states that were set up at the D inputs.

Schmitt-trigger buffered inputs at the enable/clock lines of the 'S373 and 'S374 devices simplify system design as ac and dc noise rejection is improved by typically 400 mV due to the input hysteresis. A buffered output-control (\overline{OC}) input can be used to place the eight outputs in either a normal logic state (high or low logic levels) or the high-impedance state. In the high-impedance state, the outputs neither load nor drive the bus lines significantly.

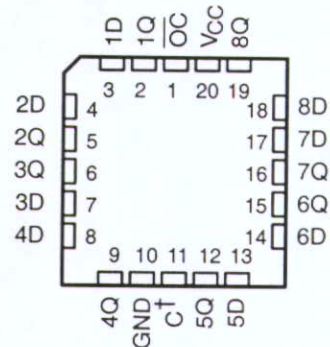
\overline{OC} does not affect the internal operation of the latches or flip-flops. That is, the old data can be retained or new data can be entered, even while the outputs are off.

SN54LS373, SN54LS374, SN54S373,
SN54S374 . . . J OR W PACKAGE
SN74LS373, SN74S374 . . . DW, N, OR NS PACKAGE
SN74LS374 . . . DB, DW, N, OR NS PACKAGE
SN74S373 . . . DW OR N PACKAGE
(TOP VIEW)



† C for 'LS373 and 'S373; CLK for 'LS374 and 'S374.

SN54LS373, SN54LS374, SN54S373,
SN54S374 . . . FK PACKAGE
(TOP VIEW)



† C for 'LS373 and 'S373; CLK for 'LS374 and 'S374.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2002, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

SN54LS373, SN54LS374, SN54S373, SN54S374,
 SN74LS373, SN74LS374, SN74S373, SN74S374

OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS

SDLS165B - OCTOBER 1975 - REVISED AUGUST 2002

Function Tables

'LS373, 'S373
(each latch)

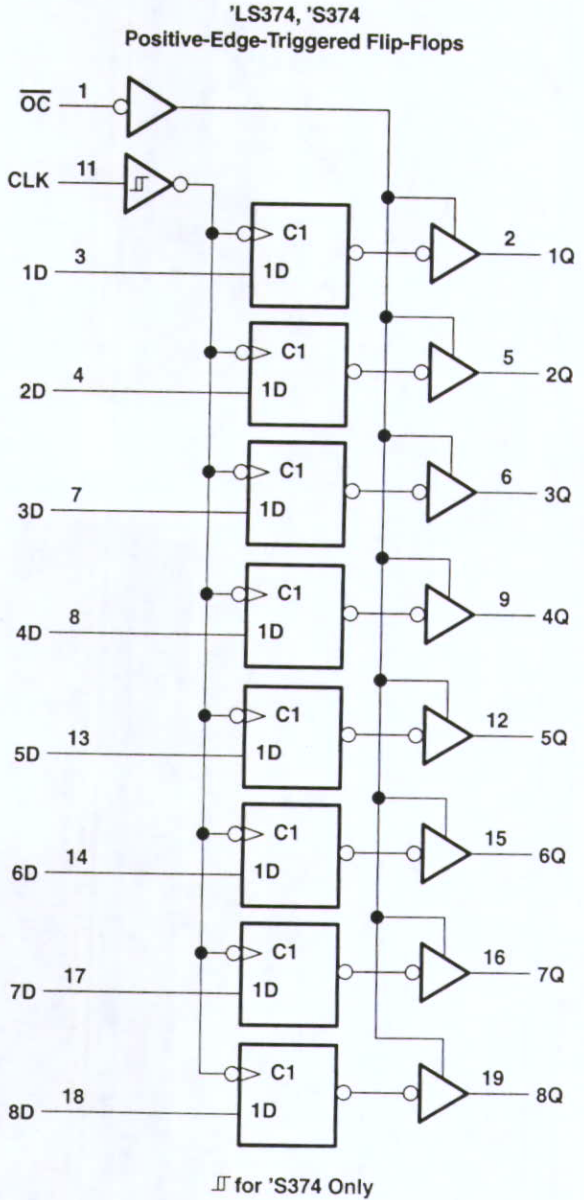
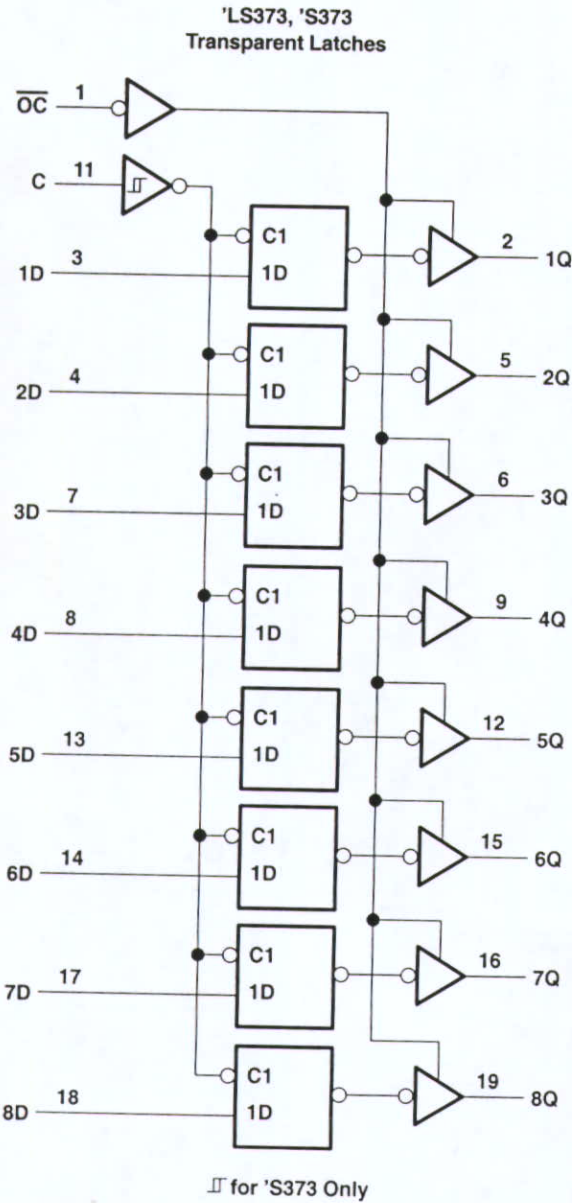
INPUTS			OUTPUT Q
\overline{OC}	C	D	
L	H	H	H
L	H	L	L
L	L	X	Q_0
H	X	X	Z

'LS374, 'S374
(each latch)

INPUTS			OUTPUT Q
\overline{OC}	CLK	D	
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

**SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374**
OCTAL D-TYPE TRANSPARENT LATCHES AND EDGE-TRIGGERED FLIP-FLOPS
 SDLS165B - OCTOBER 1975 - REVISED AUGUST 2002

logic diagrams (positive logic)



Pin numbers shown are for DB, DW, J, N, NS, and W packages.

**SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374**

SDLS165B - OCTOBER 1975 - REVISED AUGUST 2002

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54LS'		SN74LS'		UNIT
		MIN	TYP‡	MAX	MIN	
V _{IH} High-level input voltage		2			2	V
V _{IL} Low-level input voltage				0.7		0.8
V _{IK} Input clamp voltage	V _{CC} = MIN, I _I = -18 mA			-1.5		-1.5
V _{OH} High-level output voltage	V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = V _{IL} max, I _{OH} = MAX	2.4	3.4		2.4	3.1
V _{OL} Low-level output voltage	V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = V _{IL} max, I _{OL} = 12 mA		0.25	0.4	0.25	0.4
					0.35	0.5
I _{OZH} Off-state output current, high-level voltage applied	V _{CC} = MAX, V _{IH} = 2 V, V _O = 2.7 V			20		20
I _{OZL} Off-state output current, low-level voltage applied	V _{CC} = MAX, V _{IH} = 2 V, V _O = 0.4 V			-20		-20
I _I Input current at maximum input voltage	V _{CC} = MAX, V _I = 7 V			0.1		0.1
I _{IH} High-level input current	V _{CC} = MAX, V _I = 2.7 V			20		20
I _{IL} Low-level input current	V _{CC} = MAX, V _I = 0.4 V			-0.4		-0.4
I _{OS} Short-circuit output current§	V _{CC} = MAX	-30		-130	-30	-130
I _{CC} Supply current	V _{CC} = MAX, Output control at 4.5 V	'LS373	24	40	24	40
		'LS374	27	40	27	40

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.

§ Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	'LS373			'LS374			UNIT
				MIN	TYP	MAX	MIN	TYP	MAX	
f _{max}			R _L = 667 Ω, C _L = 45 pF, See Note 3				35	50		MHz
t _{PLH}	Data	Any Q	R _L = 667 Ω, C _L = 45 pF, See Note 3		12	18				ns
t _{PHL}					12	18				
t _{PLH}	C or CLK	Any Q	R _L = 667 Ω, C _L = 45 pF, See Note 3		20	30		15	28	ns
t _{PHL}					18	30		19	28	
t _{PZH}	\overline{OC}	Any Q	R _L = 667 Ω, C _L = 45 pF, See Note 3		15	28		20	26	ns
t _{PZL}					25	36		21	28	
t _{PHZ}	\overline{OC}	Any Q	R _L = 667 Ω, C _L = 5 pF		15	25		15	28	ns
t _{PLZ}					12	20		12	20	

NOTE 3: Maximum clock frequency is tested with all outputs loaded.

f_{max} = maximum clock frequency

t_{PLH} = propagation delay time, low-to-high-level output

t_{PHL} = propagation delay time, high-to-low-level output

t_{PZH} = output enable time to high level

t_{PZL} = output enable time to low level

t_{PHZ} = output disable time from high level

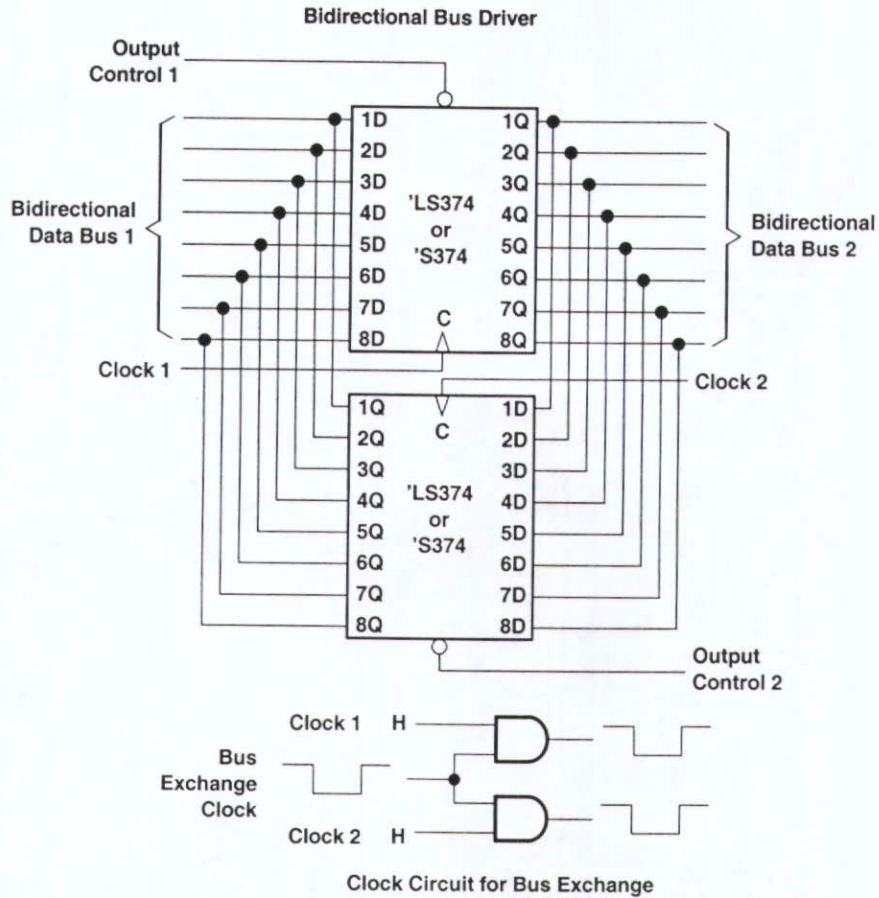
t_{PLZ} = output disable time from low level



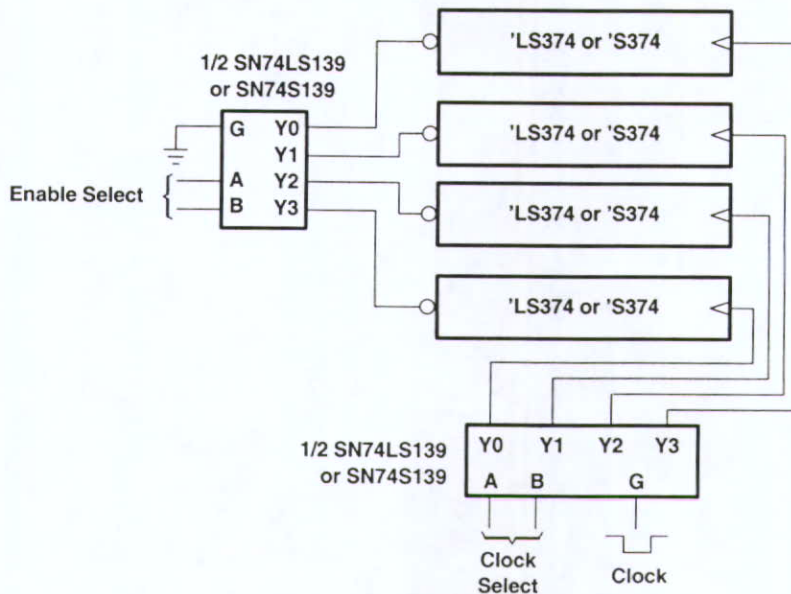
**SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374**

SDLS165B - OCTOBER 1975 - REVISED AUGUST 2002

TYPICAL APPLICATION DATA



Expandable 4-Word by 8-Bit General Register File



Features

- Fast Read Access Time – 120 ns
- Fast Byte Write – 200 μ s or 1 ms
- Self-timed Byte Write Cycle
 - Internal Address and Data Latches
 - Internal Control Timer
 - Automatic Clear Before Write
- Direct Microprocessor Control
 - $\overline{\text{RDY}}/\overline{\text{BUSY}}$ Open Drain Output
 - $\overline{\text{DATA}}$ Polling
- Low Power
 - 30 mA Active Current
 - 100 μ A CMOS Standby Current
- High Reliability
 - Endurance: 10^4 or 10^5 Cycles
 - Data Retention: 10 Years
- 5V \pm 10% Supply
- CMOS and TTL Compatible Inputs and Outputs
- JEDEC Approved Byte-wide Pinout
- Commercial and Industrial Temperature Ranges

Description

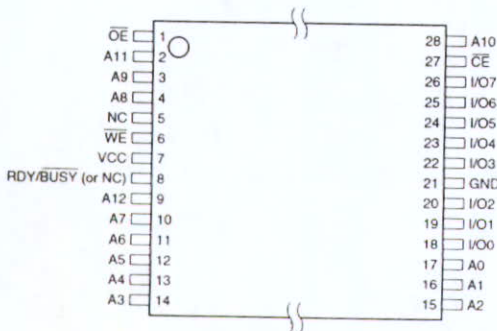
The AT28C64 is a low-power, high-performance 8,192 words by 8-bit nonvolatile electrically erasable and programmable read only memory with popular, easy-to-use features. The device is manufactured with Atmel's reliable nonvolatile technology.

(continued)

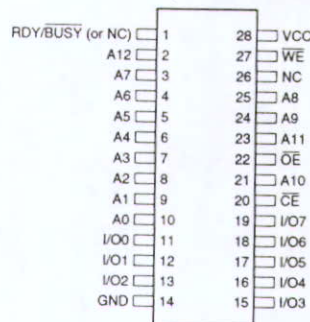
Pin Configurations

Pin Name	Function
A0 - A12	Addresses
$\overline{\text{CE}}$	Chip Enable
$\overline{\text{OE}}$	Output Enable
$\overline{\text{WE}}$	Write Enable
I/O0 - I/O7	Data Inputs/Outputs
$\overline{\text{RDY}}/\overline{\text{BUSY}}$	Ready/Busy Output
NC	No Connect
DC	Don't Connect

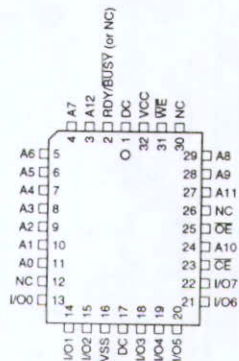
TSOP
Top View



PDIP, SOIC
Top View



LCC, PLCC
Top View



Note: PLCC package pins 1 and 17 are DON'T CONNECT.



64K (8K x 8)
Parallel
EEPROMs

AT28C64
AT28C64X



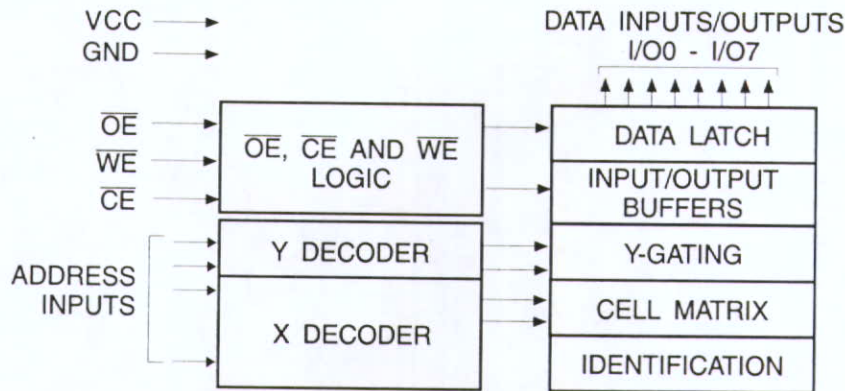
The AT28C64 is accessed like a Static RAM for the read or write cycles without the need for external components. During a byte write, the address and data are latched internally, freeing the microprocessor address and data bus for other operations. Following the initiation of a write cycle, the device will go to a busy state and automatically clear and write the latched data using an internal control timer. The device includes two methods for detecting the end of a write cycle, level detection of RDY/BUSY (unless pin 1 is N.C.) and DATA Polling of I/O₇. Once the end of a write

cycle has been detected, a new access for a read or write can begin.

The CMOS technology offers fast access times of 120 ns at low power dissipation. When the chip is deselected the standby current is less than 100 µA.

Atmel's AT28C64 has additional features to ensure high quality and manufacturability. The device utilizes error correction internally for extended endurance and for improved data retention characteristics. An extra 32 bytes of EEPROM are available for device identification or tracking.

Block Diagram



Absolute Maximum Ratings*

Temperature under Bias	-55°C to +125°C
Storage Temperature	-65°C to +150°C
All Input Voltages (including NC Pins) with Respect to Ground	-0.6V to +6.25V
All Output Voltages with Respect to Ground	-0.6V to $V_{CC} + 0.6V$
Voltage on \overline{OE} and A9 with Respect to Ground	-0.6V to +13.5V

***NOTICE:** Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability

Device Operation

READ: The AT28C64 is accessed like a Static RAM. When \overline{CE} and \overline{OE} are low and \overline{WE} is high, the data stored at the memory location determined by the address pins is asserted on the outputs. The outputs are put in a high impedance state whenever \overline{CE} or \overline{OE} is high. This dual line control gives designers increased flexibility in preventing bus contention.

BYTE WRITE: Writing data into the AT28C64 is similar to writing into a Static RAM. A low pulse on the \overline{WE} or \overline{CE} input with \overline{OE} high and \overline{CE} or \overline{WE} low (respectively) initiates a byte write. The address location is latched on the falling edge of \overline{WE} (or \overline{CE}); the new data is latched on the rising edge. Internally, the device performs a self-clear before write. Once a byte write has been started, it will automatically time itself to completion. Once a programming operation has been initiated and for the duration of t_{WC} , a read operation will effectively be a polling operation.

FAST BYTE WRITE: The AT28C64E offers a byte write time of 200 μ s maximum. This feature allows the entire device to be rewritten in 1.6 seconds.

READY/BUSY: Pin 1 is an open drain RDY/ \overline{BUSY} output that can be used to detect the end of a write cycle. RDY/ \overline{BUSY} is actively pulled low during the write cycle and is released at the completion of the write. The open drain connection allows for OR-tying of several devices to the

same RDY/ \overline{BUSY} line. The RDY/ \overline{BUSY} pin is not connected for the AT28C64X.

DATA POLLING: The AT28C64 provides \overline{DATA} Polling to signal the completion of a write cycle. During a write cycle, an attempted read of the data being written results in the complement of that data for I/O₇ (the other outputs are indeterminate). When the write cycle is finished, true data appears on all outputs.

WRITE PROTECTION: Inadvertent writes to the device are protected against in the following ways: (a) V_{CC} sense – if V_{CC} is below 3.8V (typical) the write function is inhibited; (b) V_{CC} power on delay – once V_{CC} has reached 3.8V the device will automatically time out 5 ms (typical) before allowing a byte write; and (c) write inhibit – holding any one of \overline{OE} low, \overline{CE} high or \overline{WE} high inhibits byte write cycles.

CHIP CLEAR: The contents of the entire memory of the AT28C64 may be set to the high state by the CHIP CLEAR operation. By setting \overline{CE} low and \overline{OE} to 12 volts, the chip is cleared when a 10 msec low pulse is applied to \overline{WE} .

DEVICE IDENTIFICATION: An extra 32 bytes of EEPROM memory are available to the user for device identification. By raising A9 to $12 \pm 0.5V$ and using address locations 1FE0H to 1FFFH the additional bytes may be written to or read from in the same manner as the regular memory array.

DC and AC Operating Range

		AT28C64-12	AT28C64-15	AT28C64-20	AT28C64-25
Operating Temperature (Case)	Com.	0°C - 70°C	0°C - 70°C	0°C - 70°C	0°C - 70°C
	Ind.	-40°C - 85°C	-40°C - 85°C	-40°C - 85°C	-40°C - 85°C
V _{CC} Power Supply		5V ± 10%	5V ± 10%	5V ± 10%	5V ± 10%

Operating Modes

Mode	\overline{CE}	\overline{OE}	\overline{WE}	I/O
Read	V _{IL}	V _{IL}	V _{IH}	D _{OUT}
Write ⁽²⁾	V _{IL}	V _{IH}	V _{IL}	D _{IN}
Standby/Write Inhibit	V _{IH}	X ⁽¹⁾	X	High Z
Write Inhibit	X	X	V _{IH}	
Write Inhibit	X	V _{IL}	X	
Output Disable	X	V _{IH}	X	High Z
Chip Erase	V _{IL}	V _H ⁽³⁾	V _{IL}	High Z

- Notes: 1. X can be V_{IL} or V_{IH}.
 2. Refer to AC programming waveforms.
 3. V_H = 12.0V ± 0.5V.

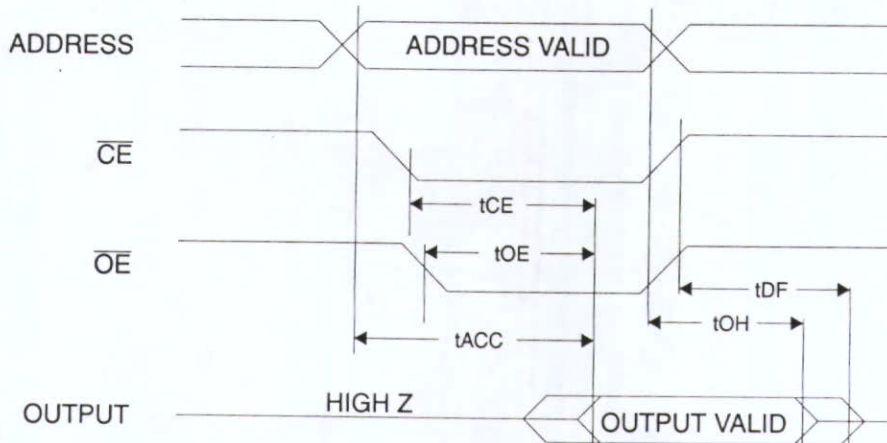
DC Characteristics

Symbol	Parameter	Condition	Min	Max	Units
I _{LI}	Input Load Current	V _{IN} = 0V to V _{CC} + 1V		10	μA
I _{LO}	Output Leakage Current	V _{IO} = 0V to V _{CC}		10	μA
I _{SB1}	V _{CC} Standby Current CMOS	$\overline{CE} = V_{CC} - 0.3V$ to V _{CC} + 1.0V		100	μA
I _{SB2}	V _{CC} Standby Current TTL	$\overline{CE} = 2.0V$ to V _{CC} + 1.0V	Com.	2	mA
			Ind.	3	mA
I _{CC}	V _{CC} Active Current AC	f = 5 MHz; I _{OUT} = 0 mA $\overline{CE} = V_{IL}$	Com.	30	mA
			Ind.	45	mA
V _{IL}	Input Low Voltage			0.8	V
V _{IH}	Input High Voltage		2.0		V
V _{OL}	Output Low Voltage	I _{OL} = 2.1 mA = 4.0 mA for RDY/ \overline{BUSY}		0.45	V
V _{OH}	Output High Voltage	I _{OH} = -400 μA	2.4		V

AC Read Characteristics

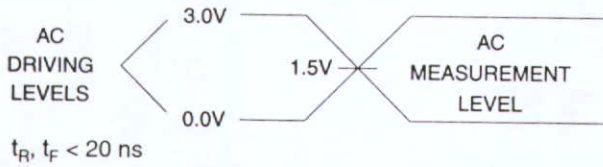
Symbol	Parameter	AT28C64-12		AT28C64-15		AT28C64-20		AT28C64-25		Units
		Min	Max	Min	Max	Min	Max	Min	Max	
t_{ACC}	Address to Output Delay		120		150		200		250	ns
$t_{CE}^{(1)}$	\overline{CE} to Output Delay		120		150		200		250	ns
$t_{OE}^{(2)}$	\overline{OE} to Output Delay	10	60	10	70	10	80	10	100	ns
$t_{DF}^{(3)(4)}$	\overline{CE} or \overline{OE} High to Output Float	0	45	0	50	0	55	0	60	ns
t_{OH}	Output Hold from \overline{OE} , \overline{CE} or Address, whichever occurred first	0		0		0		0		ns

AC Read Waveforms⁽¹⁾⁽²⁾⁽³⁾⁽⁴⁾

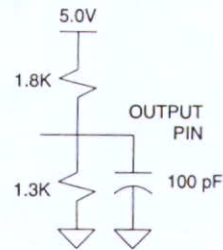


- Notes:
- \overline{CE} may be delayed up to $t_{ACC} - t_{CE}$ after the address transition without impact on t_{ACC} .
 - \overline{OE} may be delayed up to $t_{CE} - t_{OE}$ after the falling edge of \overline{CE} without impact on t_{CE} or by $t_{ACC} - t_{OE}$ after an address change without impact on t_{ACC} .
 - t_{DF} is specified from \overline{OE} or \overline{CE} whichever occurs first ($C_L = 5$ pF).
 - This parameter is characterized and is not 100% tested.

Input Test Waveforms and Measurement Level



Output Test Load



Pin Capacitance

$f = 1$ MHz, $T = 25^\circ\text{C}^{(1)}$

Symbol	Typ	Max	Units	Conditions
C_{IN}	4	6	pF	$V_{IN} = 0V$
C_{OUT}	8	12	pF	$V_{OUT} = 0V$

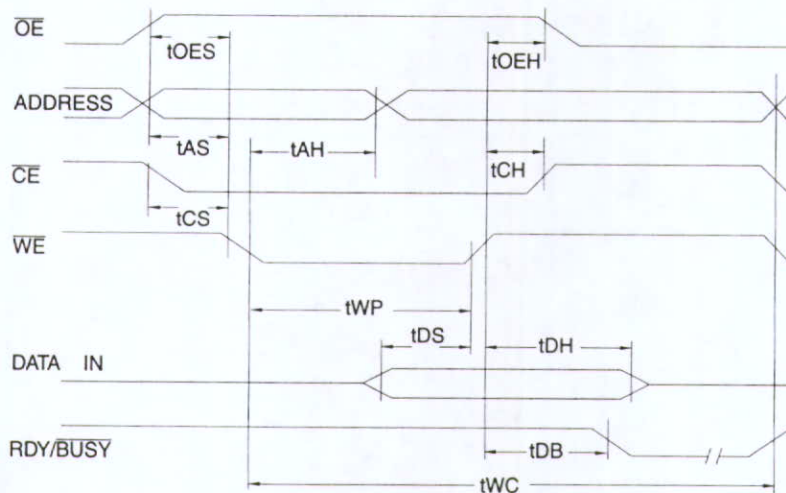
Note: 1. This parameter is characterized and is not 100% tested.

AC Write Characteristics

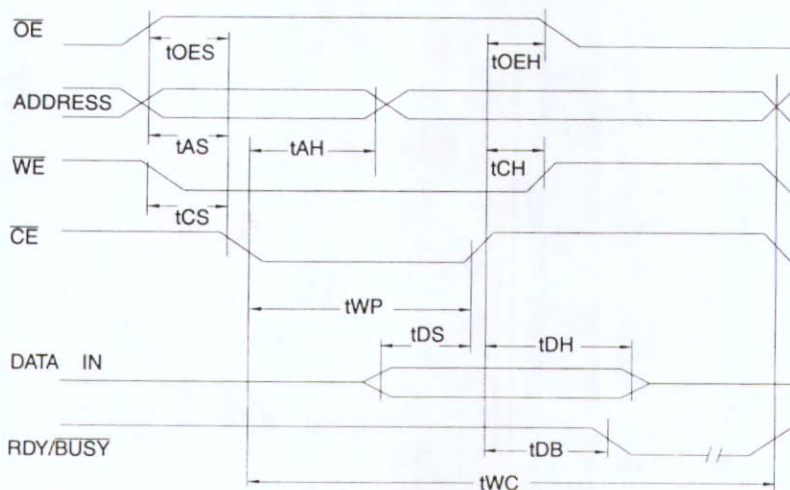
Symbol	Parameter	Min	Max	Units
t_{AS}, t_{OES}	Address, \overline{OE} Setup Time	10		ns
t_{AH}	Address Hold Time	50		ns
t_{WP}	Write Pulse Width (\overline{WE} or \overline{CE})	100	1000	ns
t_{DS}	Data Setup Time	50		ns
t_{DH}, t_{OEH}	Data, \overline{OE} Hold Time	10		ns
t_{CS}, t_{CH}	\overline{CE} to \overline{WE} and \overline{WE} to \overline{CE} Setup and Hold Time	0		ns
t_{DB}	Time to Device Busy		50	ns
t_{WC}	Write Cycle Time (option available)	AT28C64	1	ms
		AT28C64E	200	μ s

AC Write Waveforms

\overline{WE} Controlled



\overline{CE} Controlled

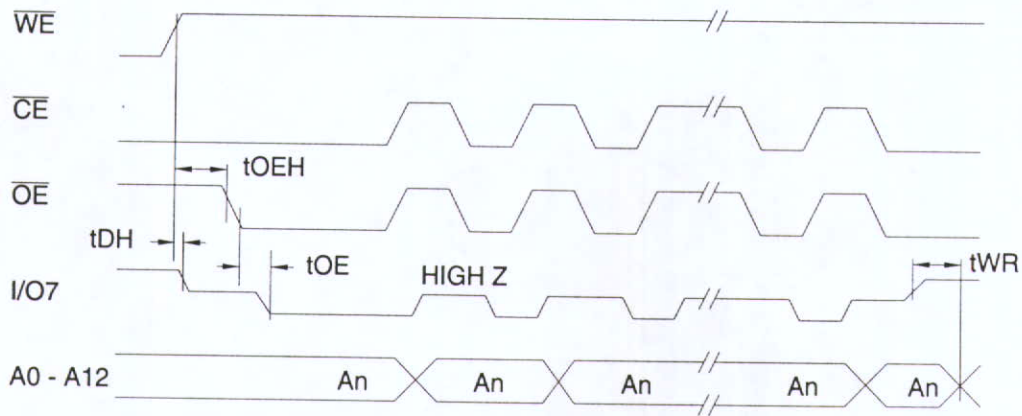


Data Polling Characteristics⁽¹⁾

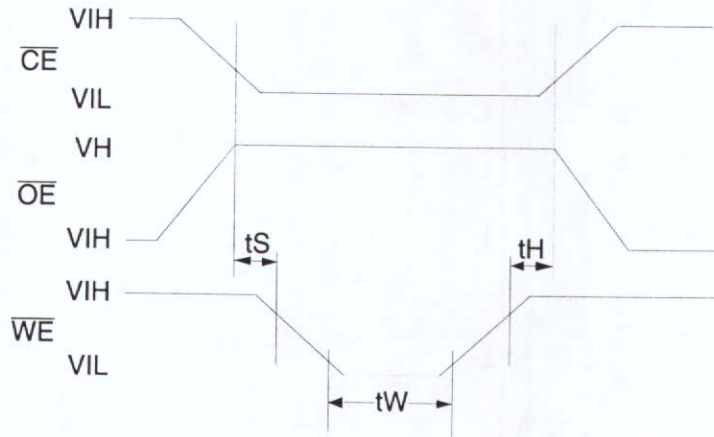
Symbol	Parameter	Min	Typ	Max	Units
t_{DH}	Data Hold Time	10			ns
t_{OEh}	\overline{OE} Hold Time	10			ns
t_{OE}	\overline{OE} to Output Delay ⁽²⁾				ns
t_{WR}	Write Recovery Time	0			ns

- Notes: 1. These parameters are characterized and not 100% tested.
 2. See "AC Read Characteristics".

Data Polling Waveforms



Chip Erase Waveforms



$t_S = t_H = 1 \mu\text{sec (min.)}$

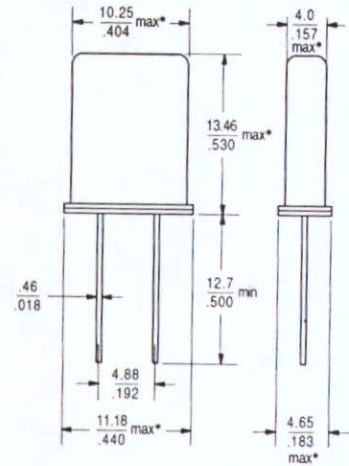
$t_W = 10 \text{ msec (min.)}$

$V_H = 12.0 \pm 0.5V$

Technical Data

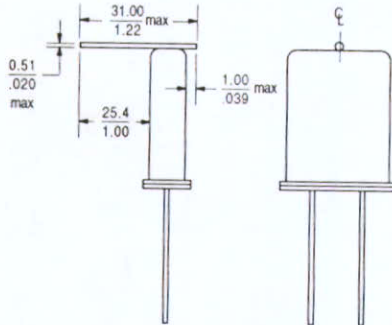
HC-49/U (NMP / NYP) Series

Package Details



*Maximum dimensions include optional vinyl sleeve

Scale: None (Dimensions in $\frac{mm}{inches}$)



Optional 3rd Lead (no vinyl sleeving)

Common Frequencies

Common frequency codes:

to be used only with ± 30 ppm calibration, ± 50 ppm stability over -20 to $+70^\circ\text{C}$

Frequency MHz	Frequency Code	Maximum ESR (Fundamental)
1.843200	018A	700
2.000000	020A	500
2.097425	021A	500
2.457600	024A	300
3.000000	030A	200
3.276800	032A	150
3.579545	035A	150
3.600000	036	150
3.686400	037	120
3.932160	039	120
4.000000	040	100
4.096000	0409	100
4.194304	041	100
4.433619	044	80
4.915200	049	55
5.000000	050	50
5.068800	051	50
5.185000	052	50
5.714300	057	50
6.000000	060	50
6.144000	061	40
6.553600	065	40
7.000000	070	40
7.159090	071	40
7.372800	073	40
8.000000	080	35
8.192000	081	35
9.216000	092	35
9.830400	098	35
10.000000	100	30
10.738635	107	30
11.000000	110	30
11.059200	111	30
12.000000	120	30
12.288000	122	30
14.318180	143	25
14.745600	147	25
15.000000	150	25
16.000000	160	25
16.384000	163	25
18.000000	180	20
18.432000	184	20
19.660800	196	20
20.000000	200	20
22.118400	221	20
24.000000	240	20
24.576000	245	40 (3rd OT)
25.000000	250	40 (3rd OT)
27.000000	270	40 (3rd OT)
28.636360	286	40 (3rd OT)
30.000000	300	25
32.000000	320	40 (3rd OT)
36.000000	360	40 (3rd OT)
40.000000	400	40 (3rd OT)
48.000000	480	40 (3rd OT)

Marking Format (exact location of items may vary)

Products with custom frequency, calibration, stability, temp:

- Line 1: SaRonix
- Line 2: Frequency (up to 9 digits, including decimal point)
- Line 3: Calib/Stability/Temp Code - Load Capacitance (marked "S" for Series Resonance)
- Line 4: Date Code: YYWW

SARONIX
xx.xxxxxx
GGC - 12
YYWW

Products with common frequency and standard specifications:

- Line 1: SaRonix
- Line 2: Frequency (up to 9 digits, including decimal point)
- Line 3: NMP (for Series) or NYP (for Parallel), Frequency Code - Load Capacitance (marked "S" for Series Resonance)
- Line 4: Date Code: YYWW

SARONIX
xx.xxxxxx
NMPxxx - S
YYWW

All specifications are subject to change without notice.

DS-121 REV E

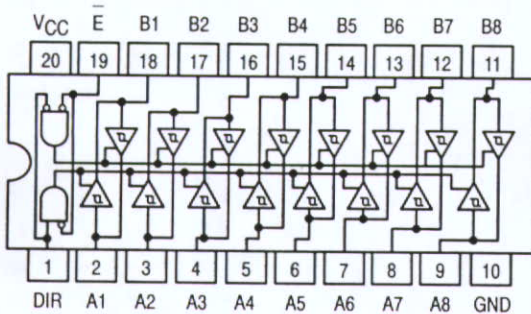
SN74LS245

Octal Bus Transceiver

The SN74LS245 is an Octal Bus Transmitter/Receiver designed for 8-line asynchronous 2-way data communication between data buses. Direction Input (DR) controls transmission of Data from bus A to bus B or bus B to bus A depending upon its logic level. The Enable input (E) can be used to isolate the buses.

- Hysteresis Inputs to Improve Noise Immunity
- 2-Way Asynchronous Data Bus Communication
- Input Diodes Limit High-Speed Termination Effects
- ESD > 3500 Volts

LOGIC AND CONNECTION DIAGRAMS DIP (TOP VIEW)



TRUTH TABLE

INPUTS		OUTPUT
E	DIR	
L	L	Bus B Data to Bus A
L	H	Bus A Data to Bus B
H	X	Isolation

H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial

GUARANTEED OPERATING RANGES

Symbol	Parameter	Min	Typ	Max	Unit
V _{CC}	Supply Voltage	4.75	5.0	5.25	V
T _A	Operating Ambient Temperature Range	0	25	70	°C
I _{OH}	Output Current - High			-3.0	mA
				-15	mA
I _{OL}	Output Current - Low			24	mA

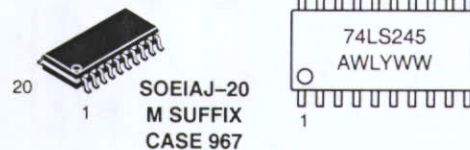
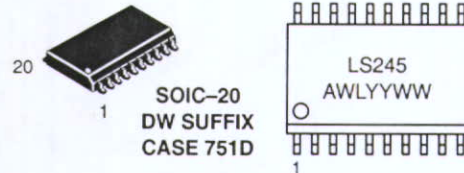
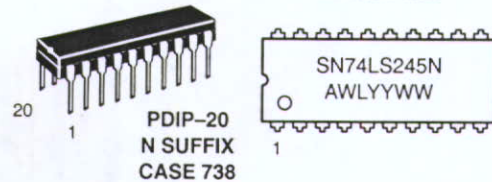


ON Semiconductor

<http://onsemi.com>

**LOW
POWER
SCHOTTKY**

MARKING DIAGRAMS



A = Assembly Location
WL = Wafer Lot
YY = Year
WW = Work Week

ORDERING INFORMATION

Device	Package	Shipping
SN74LS245N	PDIP-20	1440 Units/Box
SN74LS245DW	SOIC-WIDE	38 Units/Rail
SN74LS245DWR2	SOIC-WIDE	2500/Tape & Reel
SN74LS245M	SOEIAJ-20	See Note 1.
SN74LS245MEL	SOEIAJ-20	See Note 1.

1. For ordering information on the EIAJ version of the SOIC package, please contact your local ON Semiconductor representative.

SN74LS245

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
V _{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V _{IL}	Input LOW Voltage			0.8	V	Guaranteed Input LOW Voltage for All Inputs
V _{T+} -V _{T-}	Hysteresis	0.2	0.4		V	V _{CC} = MIN
V _{IK}	Input Clamp Diode Voltage		-0.65	-1.5	V	V _{CC} = MIN, I _{IN} = -18 mA
V _{OH}	Output HIGH Voltage	2.4	3.4		V	V _{CC} = MIN, I _{OH} = -3.0 mA
		2.0			V	V _{CC} = MIN, I _{OH} = MAX
V _{OL}	Output LOW Voltage		0.25	0.4	V	I _{OL} = 12 mA
			0.35	0.5	V	I _{OL} = 24 mA
I _{OZH}	Output Off Current HIGH			20	μA	V _{CC} = MAX, V _{OUT} = 2.7 V
I _{OZL}	Output Off Current LOW			-200	μA	V _{CC} = MAX, V _{OUT} = 0.4 V
I _{IH}	Input HIGH Current	A or B, DR or E		20	μA	V _{CC} = MAX, V _{IN} = 2.7 V
		DR or E		0.1	mA	V _{CC} = MAX, V _{IN} = 7.0 V
		A or B		0.1	mA	V _{CC} = MAX, V _{IN} = 5.5 V
I _{IL}	Input LOW Current			-0.2	mA	V _{CC} = MAX, V _{IN} = 0.4 V
I _{OS}	Output Short Circuit Current (Note 2.)	-40		-225	mA	V _{CC} = MAX
I _{CC}	Power Supply Current Total, Output HIGH			70	mA	V _{CC} = MAX
	Total, Output LOW			90		
	Total at HIGH Z			95		

2. Not more than one output should be shorted at a time, nor for more than 1 second.

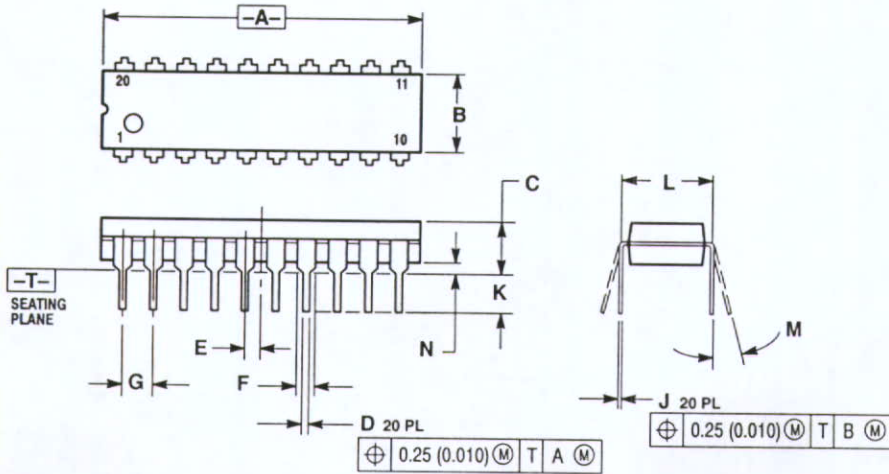
AC CHARACTERISTICS (T_A = 25°C, V_{CC} = 5.0 V, T_{RISE}/T_{FALL} ≤ 6.0 ns)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t _{PLH} t _{PHL}	Propagation Delay, Data to Output		8.0 8.0	12 12	ns	C _L = 45 pF, R _L = 667 Ω
t _{PZH}	Output Enable Time to HIGH Level		25	40	ns	
t _{PZL}	Output Enable Time to LOW Level		27	40	ns	
t _{PLZ}	Output Disable Time from LOW Level		15	25	ns	C _L = 5.0 pF, R _L = 667 Ω
t _{PHZ}	Output Disable Time from HIGH Level		15	25	ns	

SN74LS245

PACKAGE DIMENSIONS

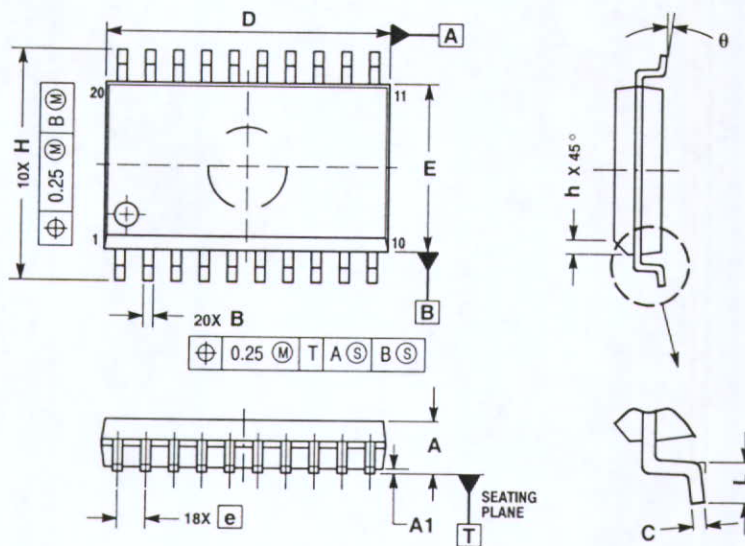
N SUFFIX PLASTIC PACKAGE CASE 738-03 ISSUE E



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
 4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	1.010	1.070	25.66	27.17
B	0.240	0.260	6.10	6.60
C	0.150	0.180	3.81	4.57
D	0.015	0.022	0.39	0.55
E	0.050 BSC		1.27 BSC	
F	0.050	0.070	1.27	1.77
G	0.100 BSC		2.54 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.140	2.80	3.55
L	0.300 BSC		7.62 BSC	
M	0°	15°	0°	15°
N	0.020	0.040	0.51	1.01

D SUFFIX PLASTIC SOIC PACKAGE CASE 751D-05 ISSUE F



- NOTES:
1. DIMENSIONS ARE IN MILLIMETERS.
 2. INTERPRET DIMENSIONS AND TOLERANCES PER ASME Y14.5M, 1994.
 3. DIMENSIONS D AND E DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
 5. DIMENSION B DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE PROTRUSION SHALL BE 0.13 TOTAL IN EXCESS OF B DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	
	MIN	MAX
A	2.35	2.65
A1	0.10	0.25
B	0.35	0.49
C	0.23	0.32
D	12.65	12.95
E	7.40	7.60
e	1.27 BSC	
H	10.05	10.55
h	0.25	0.75
L	0.50	0.90
theta	0°	7°

GP1A74A/GP1A74A1

Compact OPIC Photointerrupter with Connector

Features

1. Compact type
2. TTL compatible owing to OPIC output
3. Snap-in mounting type
4. 3 kinds of mounting plate thickness
(Applicable plate thickness : 1.0, 1.2 and 1.6 mm)

Applications

1. Copiers
2. Laser beam printers
3. Facsimiles

* "OPIC" (Optical IC) is a trademark of the SHARP Corporation.
An OPIC consists of a light-detecting element and signal-processing circuit integrated onto a single chip.

Absolute Maximum Ratings

(Ta=25°C)

Parameter	Symbol	Rating	Unit
Supply voltage	V _{CC}	-0.5 to +7	V
*1 Output voltage	V _{out}	-0.5 to +7	V
*2 Low level output current	I _{OL}	8	mA
*3 Operating temperature	T _{opr}	-20 to +75	°C
*3 Storage temperature	T _{stg}	-30 to +85	°C

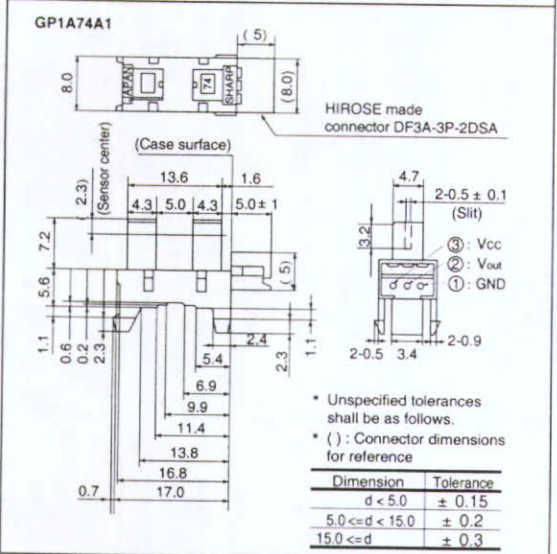
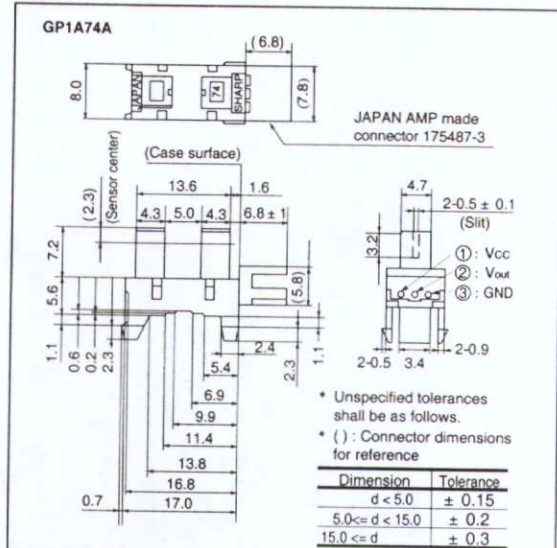
*1 Output transistor collector-emitter voltage

*2 Output transistor collector current

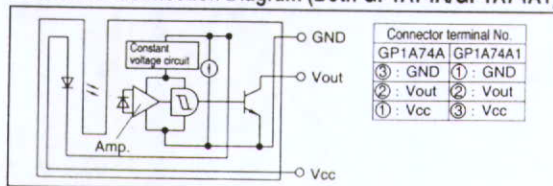
*3 The connector should be plugged in/out at normal temperature.

Outline Dimensions

(Unit : mm)



Internal Connection Diagram (Both GP1A74A/GP1A74A1)



* GP1A74A and GP1A74A1 are different in the terminal marking number of connectors from each other due to use of connectors of different manufacturers.

* In the absence of confirmation by device specification sheets, SHARP takes no responsibility for any defects that occur in equipment using any of SHARP's devices, shown in catalogs, data books, etc. Contact SHARP in order to obtain the latest version of the device specification sheets before using any SHARP's device.

Fig. 5 Detecting Position Characteristics (1)

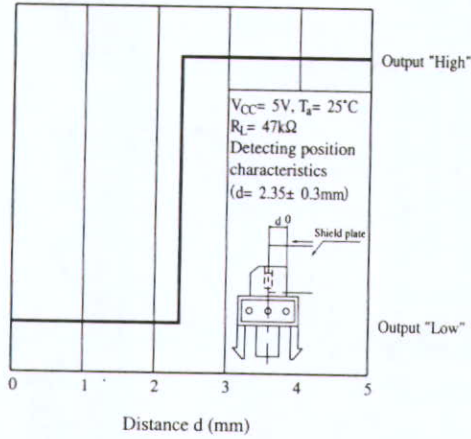
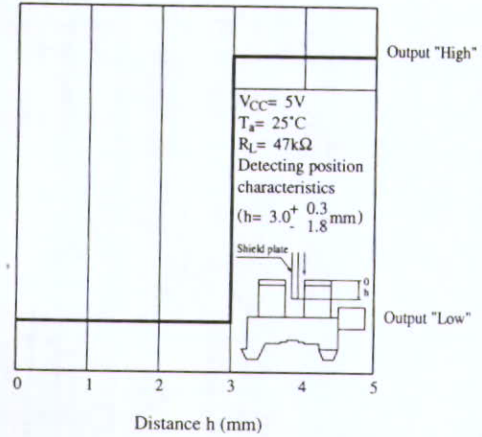
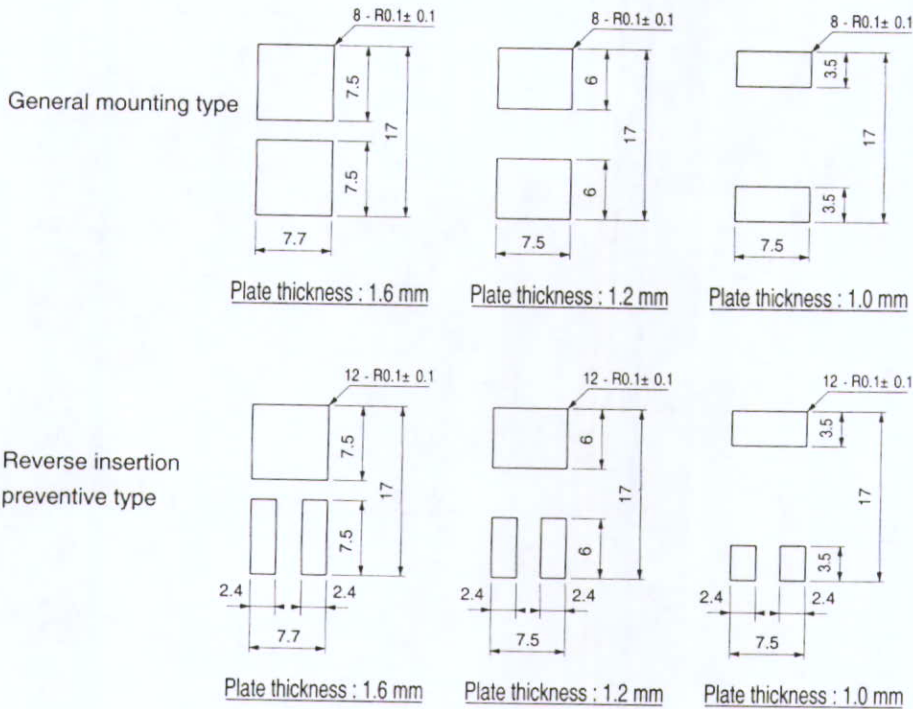


Fig. 6 Detecting Position Characteristics (2)



■ Recommended Mounting Hole Shape

(Unit : mm)



1. It is recommended to mark the shear droop surface (punch side) of the mounting plate (metal plate) with "GP1A74A" or "GP1A74A1".
2. Mounting workability, shaking after mounting and mounting strength depend on the corner radius of the mounting plate and state of punching.
Determine the mounting dimensions after check on an actual machine.
3. General dimensional tolerances shall be ± 0.1 mm.

(Precautions for Operation)

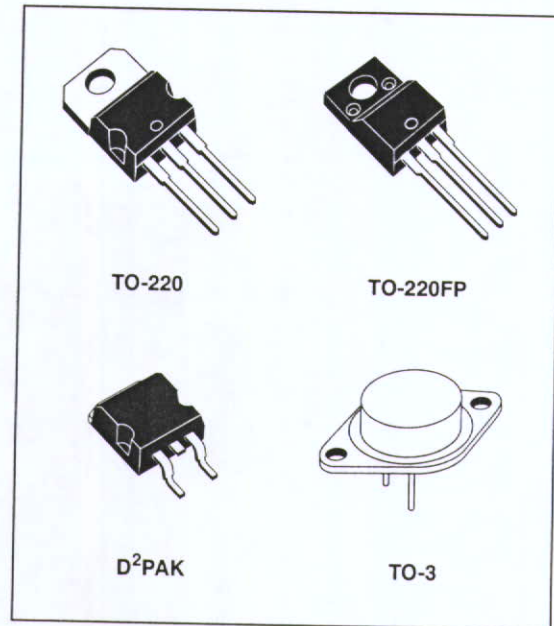
- 1) In this product, the PWB is fixed with a hook, and cleaning solvent may remain inside the case; therefore, dip cleaning or ultrasonic cleaning are prohibited.
 - 2) Remove dust or stains, using an air blower or a soft cloth moistened in cleaning solvent.
However, do not perform the above cleaning using a soft cloth with solvent in the marking portion.
In this case, use only the following type of cleaning solvent for wiping off;
Ethyl alcohol, Methyl alcohol, Isopropyl alcohol,
When the cleaning solvents except for specified materials are used, please contact us.
 - 3) In order to stabilize power supply line, connect a by-pass capacitor of more than 0.01 μ F between V_{CC} and GND near the device.
- As for other general precautions, please refer to the chapter "Precautions for Use".
-

POSITIVE VOLTAGE REGULATORS

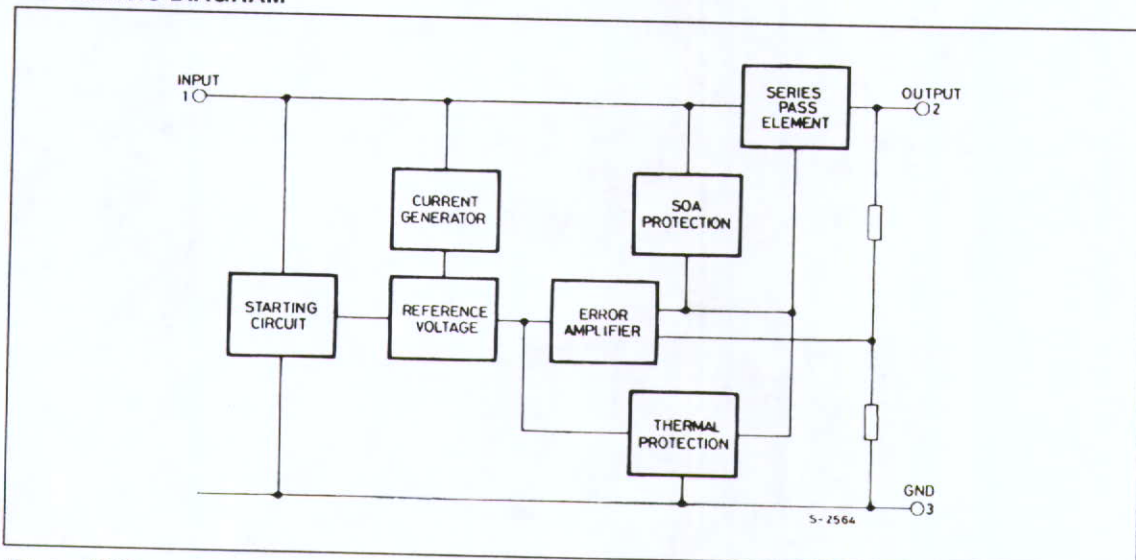
- OUTPUT CURRENT TO 1.5A
- OUTPUT VOLTAGES OF 5; 5.2; 6; 8; 8.5; 9; 12; 15; 18; 24V
- THERMAL OVERLOAD PROTECTION
- SHORT CIRCUIT PROTECTION
- OUTPUT TRANSITION SOA PROTECTION

DESCRIPTION

The L7800 series of three-terminal positive regulators is available in TO-220, TO-220FP, TO-3 and D²PAK packages and several fixed output voltages, making it useful in a wide range of applications. These regulators can provide local on-card regulation, eliminating the distribution problems associated with single point regulation. Each type employs internal current limiting, thermal shut-down and safe area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltage and currents.



SCHEMATIC DIAGRAM



L7800 SERIES

ABSOLUTE MAXIMUM RATINGS

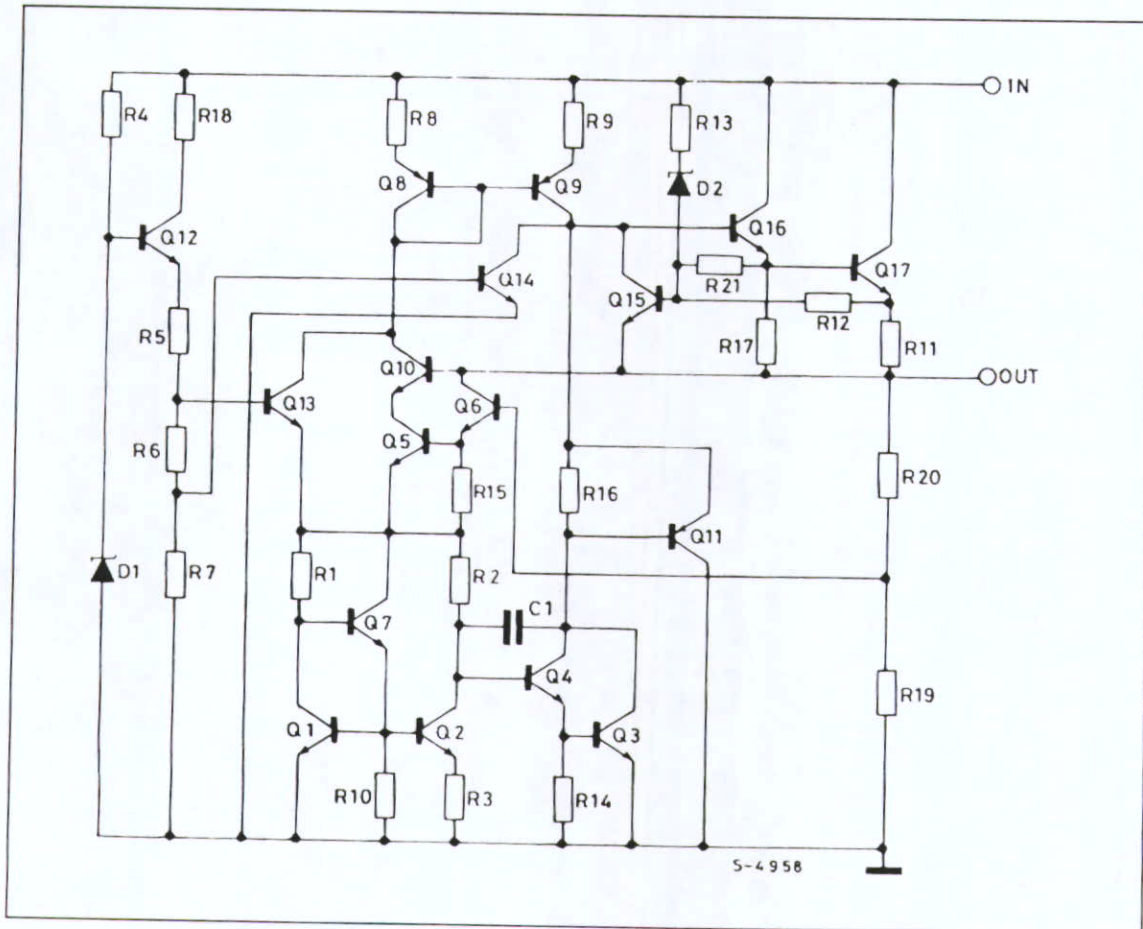
Symbol	Parameter ²		Value	Unit
V_I	DC Input Voltage	for $V_O = 5$ to $18V$	35	V
		for $V_O = 20, 24V$	40	
I_O	Output Current		Internally Limited	
P_{tot}	Power Dissipation		Internally Limited	
T_{stg}	Storage Temperature Range		-65 to 150	°C
T_{op}	Operating Junction Temperature Range	for L7800	-55 to 150	°C
		for L7800C	0 to 150	

Absolute Maximum Ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied.

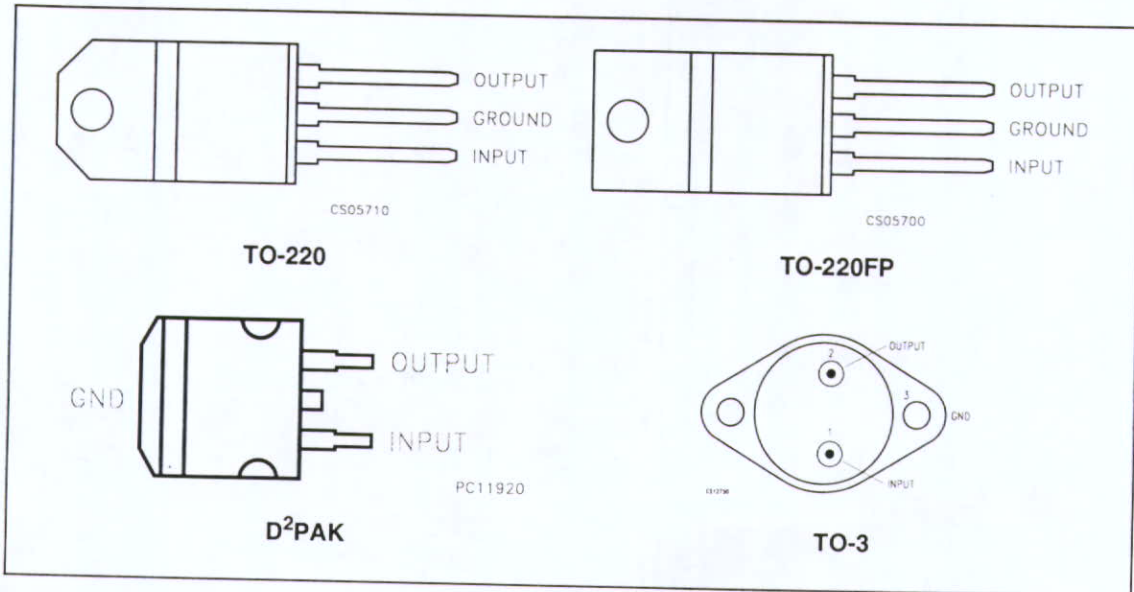
THERMAL DATA

Symbol	Parameter	D ² PAK	TO-220	TO-220FP	TO-3	Unit
$R_{thj-case}$	Thermal Resistance Junction-case Max	3	5	5	4	°C/W
$R_{thj-amb}$	Thermal Resistance Junction-ambient Max	62.5	50	60	35	°C/W

SHEMATIC DIAGRAM



CONNECTION DIAGRAM (top view)

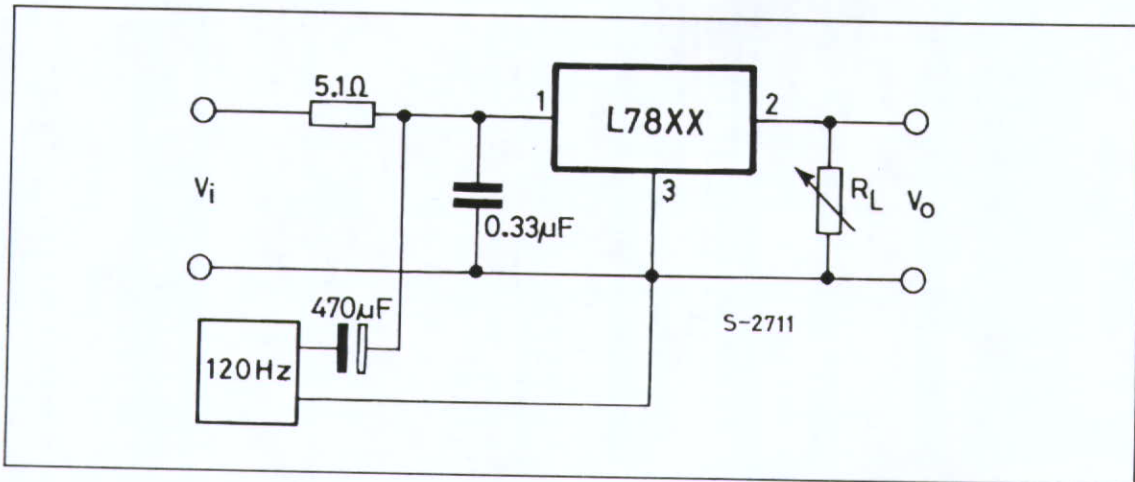


ORDERING CODES

TYPE	TO-220	D ² PAK (*)	TO-220FP	TO-3	OUTPUT VOLTAGE
L7805				L7805T	5 V
L7805C	L7805CV	L7805CD2T	L7805CP	L7805CT	5 V
L7852C	L7852CV	L7852CD2T	L7852CP	L7852CT	5.2 V
L7806				L7806T	6 V
L7806C	L7806CV	L7806CD2T	L7806CP	L7806CT	6 V
L7808				L7808T	8 V
L7808C	L7808CV	L7808CD2T	L7808CP	L7808CT	8 V
L7885C	L7885CV	L7885CD2T	L7885CP	L7885CT	8.5 V
L7809C	L7809CV	L7809CD2T	L7809CP	L7809CT	9 V
L7812				L7812T	12 V
L7812C	L7812CV	L7812CD2T	L7812CP	L7812CT	12 V
L7815				L7815T	15 V
L7815C	L7815CV	L7815CD2T	L7815CP	L7815CT	15 V
L7818				L7818T	18 V
L7818C	L7818CV	L7818CD2T	L7818CP	L7818CT	18 V
L7820				L7820T	20 V
L7820C	L7820CV	L7820CD2T	L7820CP	L7820CT	20 V
L7824				L7824T	24 V
L7824C	L7824CV	L7824CD2T	L7824CP	L7824CT	24 V

(*) Available in Tape & Reel with the suffix "-TR".

Figure 3 : Ripple Rejection



ELECTRICAL CHARACTERISTICS OF L7805 (refer to the test circuits, $T_J = -55$ to 150°C , $V_I = 10\text{V}$, $I_O = 500\text{ mA}$, $C_I = 0.33\ \mu\text{F}$, $C_O = 0.1\ \mu\text{F}$ unless otherwise specified).

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V_O	Output Voltage	$T_J = 25^\circ\text{C}$	4.8	5	5.2	V
V_O	Output Voltage	$I_O = 5\text{ mA to } 1\text{ A}$ $P_O \leq 15\text{W}$ $V_I = 8\text{ to } 20\text{ V}$	4.65	5	5.35	V
$\Delta V_O(^*)$	Line Regulation	$V_I = 7\text{ to } 25\text{ V}$ $T_J = 25^\circ\text{C}$		3	50	mV
		$V_I = 8\text{ to } 12\text{ V}$ $T_J = 25^\circ\text{C}$		1	25	
$\Delta V_O(^*)$	Load Regulation	$I_O = 5\text{ mA to } 1.5\text{ A}$ $T_J = 25^\circ\text{C}$			100	mV
		$I_O = 250\text{ to } 750\text{ mA}$ $T_J = 25^\circ\text{C}$			25	
I_d	Quiescent Current	$T_J = 25^\circ\text{C}$			6	mA
ΔI_d	Quiescent Current Change	$I_O = 5\text{ mA to } 1\text{ A}$ $V_I = 8\text{ to } 25\text{ V}$			0.5 0.8	mA
$\Delta V_O/\Delta T$	Output Voltage Drift	$I_O = 5\text{ mA}$		0.6		
eN	Output Noise Voltage	$B = 10\text{Hz to } 100\text{KHz}$ $T_J = 25^\circ\text{C}$			40	$\mu\text{V}/V_O$
SVR	Supply Voltage Rejection	$V_I = 8\text{ to } 18\text{ V}$ $f = 120\text{Hz}$	68			dB
V_d	Dropout Voltage	$I_O = 1\text{ A}$ $T_J = 25^\circ\text{C}$		2	2.5	V
R_O	Output Resistance	$f = 1\text{ KHz}$		17		$\text{m}\Omega$
I_{sc}	Short Circuit Current	$V_I = 35\text{ V}$ $T_J = 25^\circ\text{C}$		0.75	1.2	A
I_{scp}	Short Circuit Peak Current	$T_J = 25^\circ\text{C}$	1.3	2.2	3.3	A

(*) Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

ESTACIONAMIENTO SOLO PARA NUESTROS CLIENTES

**NADIE COMPITE CON NUESTRA CALIDAD DE
IMPRESION Y TIEMPO DE ENTREGA, COMPRUEBELO**

NO TENEMOS SUCURSALES

TESIS PROFESIONALES

TESINAS • MEMORIAS • INFORMES
8 DE JULIO No. 13
(ENTRE PEDRO MORENO Y MORELOS)

TELS. **3614-0122**
3613-6142

GUADALAJARA, JAL.



copi • offset
(TIROS CORTOS AL INSTANTE)